

JP2006503481

**WIRELESS LOCAL AREA NETWORK REPEATER WITH AUTOMATIC GAIN CONTROL FOR EXTENDING  
NETWORK COVERAGE**

Bibliographic data	Description	Claims	Mosaics	Original document	INPADOC legal status
<b>Publication number:</b>	JP2006503481 (T)				
<b>Publication date:</b>	2006-01-26				
<b>Inventor(s):</b>					
<b>Applicant(s):</b>					
<b>Classification:</b>					
- international:	H04B7/15; H04L12/28; H04L12/56; H04W88/04; H04W84/12; H04B7/15; H04L12/28; H04L12/56; H04W88/00; H04W84/02				
<b>Application number:</b>	JP20040544751T 20031015				
<b>Priority number(s):</b>	US20020418288P 20021015; WO2003US29130 20031015				

Abstract not available for JP 2006503481 (T)

Abstract of corresponding document: **WO 2004036789 (A1)**

[Translate this text](#)

A frequency translating repeater (200) for use in a time division duplex radio protocol communications system includes an automatic gain control feature. Specifically, a received signal (330) is split to provide signal detection paths (331, 332) wherein detection is performed by amplifiers (301, 302) filters (311, 312), converters (313, 314) and a processor (315). Delay is added using analog circuits such as SAW filters (307, 308, 309, 310) and gain adjustment provided by gain control elements (303, 304, 305, 306).

(19) 日本国特許庁(JP)

## (12) 公表特許公報(A)

(11) 特許出願公表番号

特表2006-503481

(P2006-503481A)

(43) 公表日 平成18年1月26日(2006.1.26)

(51) Int.Cl.

HO4B 7/15 (2006.01)

F I

HO4B 7/15

テーマコード(参考)

Z

5K072

審査請求 未請求 予備審査請求 有 (全 15 頁)

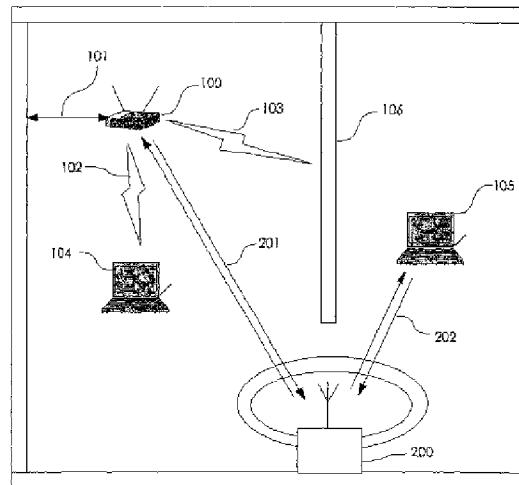
(21) 出願番号 特願2004-544751 (P2004-544751)  
 (86) (22) 出願日 平成15年10月15日 (2003.10.15)  
 (85) 翻訳文提出日 平成17年4月11日 (2005.4.11)  
 (86) 國際出願番号 PCT/US2003/029130  
 (87) 國際公開番号 WO2004/036789  
 (87) 國際公開日 平成16年4月29日 (2004.4.29)  
 (31) 優先権主張番号 60/418,288  
 (32) 優先日 平成14年10月15日 (2002.10.15)  
 (33) 優先権主張国 米国(US)

(71) 出願人 504466443  
 ワイデファイ インコーポレイテッド  
 W I D E F I , I N C .  
 アメリカ合衆国 32901 フロリダ州  
 メルボルン スイート 1012 ゲー  
 トウェイ ドライブ 1333  
 (74) 代理人 100068755  
 弁理士 恩田 博宣  
 (74) 代理人 100105957  
 弁理士 恩田 誠  
 (72) 発明者 ゲイニー、ケネス エム.  
 アメリカ合衆国 32901 フロリダ州  
 メルボルン スイート 1012 ゲー  
 トウェイ ドライブ 1333 ワイデフ  
 アイ インコーポレイテッド  
 最終頁に続く

(54) 【発明の名称】ネットワーク・カバレージを拡張するための自動利得制御を備えた無線ローカルエリア・ネットワークの中継器

## (57) 【要約】

時分割二重無線プロトコル通信システムに使用される周波数変換中継器(200)は、自動利得制御機能を備えている。詳細には、信号検出経路(331, 332)を提供するために受信信号(330)が分割され、検出は、アンプ(301, 302)、フィルタ(311, 312)、コンバータ(313, 314)及びプロセッサ(315)により行なわれる。SAWフィルタ(307, 308, 309, 310)を始めとするアナログ回路を使用して遅延が加えられ、利得調整は利得制御要素(303, 304, 305, 306)により与えられる。



**【特許請求の範囲】****【請求項 1】**

時分割二重（T D D）無線プロトコルシステムに使用される周波数変換中継器であって

、周波数変換中継器に関連する 2 つの周波数チャネルのうちの 1 つに信号が存在するか否かを検出するように構成された検出器回路；

前記信号に関連する周波数チャネルを前記 2 つの周波数チャネルのうちの一方から前記 2 つの周波数チャネルのうちの他方に変更するように構成された周波数変換器；及び

信号検出間隔及び送信機構成間隔を補償すべく、信号に遅延を付加するように構成された遅延回路；

を備えた周波数変換中継器。

10

**【請求項 2】**

前記遅延回路はアナログ記憶装置を有する、請求項 1 に記載の周波数変換中継器。

**【請求項 3】**

前記遅延回路は、アナログ信号記憶及びチャネル選択のうちの 1 又は複数に対して構成された少なくとも 1 つの表面弾性波フィルタを有する、請求項 1 に記載の周波数変換中継器。

**【請求項 4】**

前記検出器回路はプロセッサを有する、請求項 1 に記載の周波数変換中継器。

**【請求項 5】**

前記検出器回路はアナログ検出器をさらに有する、請求項 4 に記載の周波数変換中継器。

**【請求項 6】**

利得制御回路をさらに有し、該利得制御回路はそれに関連する利得値及び減衰値のうちの 1 つを備えている、請求項 1 に記載の周波数変換中継器。

**【請求項 7】**

前記検出器は、信号の受信信号強度をさらに検出するためのものであり、前記利得制御回路は、信号の利得値を調整するために該信号の受信信号強度をさらに使用するためのものである、請求項 6 に記載の周波数変換中継器。

**【請求項 8】**

前記利得制御回路は、特定の信号送信出力電力を達成するために、所定の基準に基づいて前記利得値及び前記減衰値のうちの少なくとも 1 つをさらに制御するためのものである、請求項 7 に記載の周波数変換中継器。

**【請求項 9】**

前記所定の基準は、特定の信号送信出力電力を修正するためのものであり、受信周波数と送信周波数の間の周波数分離、取締規則、温度、受信電力レベル、送信電力レベル、及び検出された干渉レベルのうちの少なくとも 1 つを含んでいる、請求項 8 に記載の周波数変換中継器。

**【請求項 10】**

プロセッサはさらにメモリを有し、前記所定の基準が該メモリに格納される、請求項 8 に記載の周波数変換中継器。

30

**【請求項 11】**

時分割二重（T D D）無線プロトコルシステムに使用される周波数変換中継器であって

、周波数変換中継器に関連する 2 つの周波数チャネルのうちの 1 つに信号が存在するか否かを検出し、かつ信号の受信検出信号電力を検出するように構成された検出器回路；

前記信号に関連する周波数チャネルを 2 つの周波数チャネルのうちの一方から 2 つの周波数チャネルのうちの他方に変更するように構成された周波数変換器；

信号検出間隔及び送信機構成間隔を補償すべく、信号に遅延を付加するように構成された遅延回路；及び

50

前記検出器回路によって検出された受信検出信号電力に少なくとも一部基づいて、信号の利得値を調整するように構成された利得制御回路；  
を備えた周波数変換中継器。

**【請求項 1 2】**

前記利得制御回路は、2つの周波数チャネルのうちのどちらの一方で信号が受信され、2つの周波数チャネルのうちのどちらの他方に変更されるかを含む基準に少なくとも一部基づいて、利得値を調整するように構成されている、請求項11に記載の周波数変換中継器。

**【請求項 1 3】**

前記基準が、送信のための取締規則、動作温度、及び受信周波数と送信周波数の間の周波数分離のうちの少なくとも1つをさらに含んでいる、請求項12に記載の周波数変換中継器。 10

**【請求項 1 4】**

前記基準が、受信周波数と送信周波数の間の距離をさらに含み、前記自動利得制御回路は、該距離に基づいて信号に対してよりフィルタ処理を適用するようにさらに構成されている、請求項11に記載の周波数変換中継器。

**【請求項 1 5】**

時分割二重（T D D）無線プロトコルシステムに使用される周波数変換中継器であって、

周波数変換中継器に関連する2つの周波数チャネルのうちの1つに信号が存在するか否かを検出するように構成された検出器回路； 20

前記信号を無線周波数（R E）信号から中間周波数（I F）信号に変換するように構成された周波数変換機；

前記I F信号に関連する周波数チャネルを2つの周波数チャネルのうちの一方から2つの周波数チャネルのうちの他方に変更するように構成された周波数変換器；

信号検出間隔及び送信機構成間隔を補償すべく、前記I F信号に遅延を付加するように構成された遅延回路；及び

前記I F信号の利得値を調整するように構成された利得制御回路；  
を備えた周波数変換中継器。 30

**【請求項 1 6】**

前記利得制御回路が、検出器回路によって検出された受信検出信号電力に少なくとも一部基づいて、I F信号の利得値を調整するようにさらに構成されている、請求項15に記載の周波数変換中継器。

**【請求項 1 7】**

前記検出器回路及び前記利得制御回路は、第1の信号経路と第2の信号経路にそれぞれ位置する、請求項15に記載の周波数変換中継器。 40

**【請求項 1 8】**

前記検出器回路は対数増幅器を有し、該対数増幅器の出力は該出力を制御するために利得制御回路に結合されている、請求項17に記載の周波数変換中継器。

**【請求項 1 9】**

前記検出器回路及び前記自動利得制御回路は各々異なる帯域幅を有している、請求項18に記載の周波数変換中継器。

**【請求項 2 0】**

前記自動利得制御回路はプロセッサと、所定の基準を格納するメモリとを有し、プロセッサはI F信号のオフセット利得値を確立するために前記所定の基準を使用するように構成されており、検出器回路によって検出される信号の検出受信電力とは無関係に、送信機の目標出力電力が少なくとも一部生じる、請求項19に記載の周波数変換中継器。

**【請求項 2 1】**

前記プロセッサは、  
対数増幅器の出力をデジタル信号に変換し；かつ 50

該デジタル信号を使用して I F 信号の利得値を確立する； ようにさらに構成されている、請求項 2 0 に記載の周波数変換中継器。

**【請求項 2 2】**

時分割二重（T D D）無線プロトコルシステムに使用される周波数変換中継器における周波数変換の方法であって、

周波数変換中継器に関連する 2 つの周波数チャネルのうちの 1 つに信号が存在するか否かを検出すること；

前記信号に関する周波数チャネルを 2 つの周波数チャネルのうちの一方から 2 つの周波数チャネルのうちの他方に変更すること； 及び

信号検出間隔及び送信機構成間隔に等しく、信号に遅延を付加すること；

10

から成る方法。

**【請求項 2 3】**

前記遅延を付加することは、アナログ記憶装置の信号を遅延させることを含む、請求項 2 2 に記載の方法。

**【請求項 2 4】**

前記遅延を付加することは、アナログ信号記憶及びチャネル選択のうちの 1 又は複数に対して構成された少なくとも 1 つの表面弾性波フィルタの信号を遅延させることを含む、請求項 2 2 に記載の方法。

**【請求項 2 5】**

前記検出することは、アナログ検出器において検出することを含む、請求項 2 4 に記載の方法。

20

**【請求項 2 6】**

前記信号に関する利得を設定することをさらに含む、請求項 2 1 に記載の方法。

**【請求項 2 7】**

前記利得を設定することは、前記所定の基準に少なくとも一部基づいて利得を設定することをさらに含む、請求項 2 6 に記載の方法。

**【請求項 2 8】**

前記所定の基準は、受信周波数と送信周波数の間の距離、取締規則、温度、受信電力レベル、送信電力レベル、及び検出された干渉レベルのうちの少なくとも 1 つを含んでいる、請求項 2 7 に記載の方法。

30

**【請求項 2 9】**

前記所定の基準をメモリに格納することをさらに含む、請求項 2 8 に記載の方法。

**【請求項 3 0】**

時分割二重（T D D）無線プロトコルシステムに使用される周波数変換中継器における周波数変換の方法であって、

周波数変換中継器に関連する 2 つの周波数チャネルのうちの 1 つに信号が存在するか否かを検出すること；

前記信号に関する周波数チャネルを 2 つの周波数チャネルのうちの一方から 2 つの周波数チャネルのうちの他方に変更すること；

信号検出間隔及び送信機形状間隔を補償すべく、信号に遅延を付加すること； 及び

40

前記信号の検出受信電力レベルに少なくとも一部基づいて、信号の利得値を調整すること；

から成る方法。

**【請求項 3 1】**

前記利得値を調整することは、2 つの周波数チャネルのうちのどちらの一方で信号が受信され、2 つの周波数チャネルのうちのどちらの他方に変更されるかを含む基準に基づいている、請求項 3 0 に記載の方法。

**【請求項 3 2】**

前記基準は、送信のための取締規則をさらに含む、請求項 3 0 に記載の方法。

**【請求項 3 3】**

50

前記基準は、受信周波数と送信周波数の間の周波数分離をさらに含む、請求項 3 1 に記載の方法。

**【請求項 3 4】**

時分割二重（T D D）無線プロトコルシステムに使用される周波数変換中継器における周波数変換の方法であって、

周波数変換中継器に関連する 2 つの周波数チャネルのうちの 1 つに信号が存在するか否かを検出し、存在する場合に、信号の受信電力レベルを検出すること；

前記信号を無線周波数（R F）信号から中間周波数（I F）信号に変換すること；

前記 I F 信号に関連する周波数チャネルを 2 つの周波数チャネルのうちの一方から 2 つの周波数チャネルのうちの他方に変更すること；

信号検出間隔及び送信機構成間隔を補償すべく、前記 I F 信号に遅延を付加すること；  
及び

前記信号の検出受信電力レベルに少なくとも一部に基づいて、前記 I F 信号の利得値を調整すること；

から成る方法。

**【請求項 3 5】**

前記検出と前記調整が、第 1 の信号経路と第 2 の信号経路でそれぞれ行なわれる、請求項 3 4 に記載の方法。

**【請求項 3 6】**

前記検出が、前記信号から対数信号を生成し、該対数信号を前記調整のために使用することを含む、請求項 3 5 に記載の方法。

**【請求項 3 7】**

前記調整が、所定の基準を使用して、前記 I F 信号の利得値を調整することをさらに含む、請求項 3 6 に記載の方法。

**【請求項 3 8】**

前記生成は、対数信号をデジタル信号に変換することをさらに含み、前記調整は、該デジタル信号を使用して I F 信号の利得値をさらに調整することを含む、請求項 1 9 に記載の方法。

**【請求項 3 9】**

時分割二重通信システムに使用される周波数変換中継器であって、

少なくとも第 1 の周波数チャネルと第 2 の周波数チャネルで送信を受け取ることが可能な少なくとも 2 つの受信機；

前記第 1 の周波数チャネルで送信することが可能な少なくとも 1 つの送信機；

第 2 の周波数チャネルで送信することが可能な少なくとも 1 つの送信機；

周波数変換中継器に関連する 2 つの周波数チャネルのうちの 1 つに信号が存在するか否かを検出し、かつ信号の受信電力レベルを検出するように構成された検出器回路；

前記信号に関連する周波数チャネルを前記第 1 及び第 2 の周波数チャネルのうちの最初のチャネルから前記第 1 及び第 2 の周波数チャネルのうちの次のチャネルに変更するよう構成された周波数変換器；及び

マイクロプロセッサに格納された所定のパラメータに基づいて第 1 及び第 2 の周波数チャネルを構成することが可能なマイクロプロセッサ；  
を備え、

第 1 及び第 2 の周波数チャネルの少なくとも 1 つに対する特定周波数の構成は、前記所定のパラメータに基づいており、

前記所定のパラメータは、取締送信機パワー制限、取締帯域外放射制限、及び第 1 周波数チャネルと第 2 周波数チャネル間の周波数分離、の少なくとも 1 つを含んでいる、周波数変換中継器。

**【発明の詳細な説明】**

**【技術分野】**

**【0 0 0 1】**

10

20

30

40

50

(発明の属する技術分野)

本発明は、一般に、無線ローカルエリア・ネットワーク（W L A N）に関し、詳細には、自動利得制御（A G C）を使用してW L A N中継器に関するカバレージ・エリアを拡張することに関する。

(関連出願の相互参照)

本願は2002年10月15日に出願された米国仮出願出願番号第60/418,288号に関連し、その優先権を主張すると共に、発明の名称が「無線ローカルエリア・ネットワークの中継器（WIRELESS LOCAL AREA NETWORK REPEATER）」であるPCT出願第PCT/US03/16208号にさらに関連する。いずれの出願も参考により本願に組み込まれるものとする。

10

【背景技術】

【0002】

通常W L A Nと呼ばれている、無線ローカルエリアネットワークのための幾つかの標準プロトコルが普及しつつある。これらは、(802.11無線標準規格に記載されている)802.11、ホームR F、及びBlue tooth等のプロトコルを含む。現在に至るまでに市場で最も成功を収めている標準無線プロトコルは、802.11bプロトコルであるが、802.11g等の次世代プロトコルもまた普及しつつある。

【0003】

通常、上記標準無線プロトコルを利用する製品の仕様は、例えば11M B P S程度のデータレートと、例えば100メートル程度の範囲とを示すが、これらの性能レベルは、実現されるとしてもごく稀である。実際の性能レベルと特定の性能レベルとの間の性能不足には、R F信号の放射経路の減衰を始めとする、多くの原因がある。R F信号は、802.11bの場合、屋内環境等の動作環境では、2.4G H zの範囲である。アクセスポイントからクライアントまでの範囲は、一般に、一般家庭で要求されるカバレージ範囲より小さく、わずか10乃至15メートルであり得る。更に、ランチ式の家や二階建ての家のようないく離した間取りを有する構造物、又は、R F信号を減衰し得る材料で構成された構造物では、無線カバレージが必要とされる領域は、例えば、802.11プロトコルベースシステムの範囲外の距離だけ、物理的に離間され得る。減衰の問題は、他の2.4G H z装置からの干渉や帯域内エネルギーに関する広帯域干渉を始めとする動作帯域での干渉が存在すると悪化することがある。また更に、上記の標準無線プロトコルを用いて動作する装置のデータレートは、信号強度に依存する。カバレージ・エリアの距離が大きくなるにつれて、通常、無線システムの性能は低下する。最後に、プロトコル自体の構造が動作範囲に影響を及ぼす可能性もある。

20

【0004】

中継器は、通常、無線システムの範囲を大きくするために移動無線業界で用いられている。しかしながら、任意の装置におけるシステムの受信機や送信機は、例えば、802.11W L A N又は802.16W M A N無線プロトコルを利用するW L A Nでは、同じ周波数で動作し得るという点で、問題と厄介な課題が生じる。このようなシステムでは、中継器の動作時にそうであるように、多数の送信機が同時に動作する場合に、障害が発生する。通常のW L A Nプロトコルは、明確に定義された受信時間と送信時間を与えず、また従って、個々の無線ネットワーク・ノードからのランダム・パケットは、自発的に生成・送信され、時間的に予測可能でないため、パケット衝突が発生し得る。このような障害に対処する何らかの対応策が存在し、それには例えば、2つ以上のノードがパケットを同時に送信することを回避するために使用される、衝突回避プロトコル及びランダム・バックオフ・プロトコルが挙げられる。802.11標準プロトコルの下では、例えば、衝突回避のために分散調整機能（distributed coordination function, D C F）が使用され得る。

30

【0005】

このような動作は、送信帯域と送信帯域が二重周波数オフセット分だけ離間されているI S - 1 3 6、I S - 9 5又はI S - 2 0 0 0標準規格に基づくシステムを始めとする他

40

50

の多くのセルラ式中継器システムの動作とは大幅に異なっている。周波数分割二重（F D D）動作では、受信機及び送信機チャネルが、アップリンク及びダウンリンク双方に対しても同じ周波数上にある状況で発生するような、中継器動作に関連する衝突が存在しないため、中継器の動作が簡素化される。

#### 【0006】

他のセルラ式移動システムは、送受信チャネルを周波数ではなく時間によって分離し、更には、特定のアップリンク／ダウンリンク送信のためにスケジュール化された時間を利用する。このような動作は、通常、時分割二重（T D D）と呼ばれる。これらのシステムのための中継器はより簡単に構築されるが、これは、送受信時間が公知であり、また、基地局によって一斉送信されるためである。これらのシステムの受信機及び送信機は、物理的分離、アンテナ・パターン、又は偏波分離を含む、いかなる数の手段によっても分離され得る。これらのシステムの場合でさえ、中継器のコスト及び複雑さは、一斉送信される既知のタイミング情報を提供しないことによって大幅に低減することができ、従って、より経済的に実現可能な中継器が可能になる。

10

#### 【0007】

従って、同じ周波数で動作するW L A N 中継器は、上記の自発的な送信能力のために固有の制約を有し、従って、固有の解決策を必要とする。これらの中継器は、送受信チャネルに対して同じ周波数を用いるため、何らかの形態の分離が中継器の送受信チャネル間に存在しなければならない。例えば、無線電話に用いられるC D M A システムを始めとする幾つかの関連システムは、指向性アンテナ、送受信アンテナの物理的分離等の高度な手法を用いて、チャネルの分離を実現しているが、このような手法は、複雑なハードウェアや長いケーブル配線が好ましくない家庭を始めとする多くの動作環境では、W L A N 中継器にとっては現実的でなく、あるいは、コスト高になることがある。

20

#### 【0008】

国際出願第P C T / U S 0 3 / 1 6 2 0 8号に記載され、また、本願と同一の出願人が所有する、あるシステムは、周波数検出及び周波数変換方法を用いて受信チャネルと送信チャネルを分離する中継器を提供することによって、上記に挙げた課題の多くを解決する。上記出願に記載されているW L A N 中継器は、第1周波数チャネルのある装置に関するパケットを、第2の装置によって用いられる第2周波数チャネルに変換することによって、2つのW L A N ユニットの通信を可能にする。変換に関する方向（例えば第1チャネルに関する周波数から第2チャネルに関する周波数への方向、又は第2チャネルから第1チャネルへの方向）は、中継器とW L A N 環境のリアルタイムの構成に依存する。W L A N 中継器は、送信のために双方のチャネルを監視し、また、送信が検出されると、第1周波数の受信信号を他のチャネルに変換するように構成され得る。この場合、信号は第2周波数で送信される。

30

#### 【0009】

上述の解決方法は、パケット送信に応答して監視及び変換をすることにより、上述した分離の問題と自発的な送信の問題の両方を解決し、また更に、小規模で廉価なユニットで実現し得る。しかしながら、W L A N 中継器は、法律を遵守するために、例えばF C C（連邦通信委員会）等により発布されている出力とスペクトルの制約条件内で送信を行わなければならない。しかしながら、多様な電力レベルを有することがあり、これは干渉等により引き起こされる途絶や信号再送信の失敗や最適状態に及ばない状態に寄与する要因に対する精度の高い補償を必要とするという点で、問題が生じる。

40

#### （発明の概要）

従って、様々な例示の及び他の実施形態において、本発明は、W L A N 環境等の無線環境において、また、大まかに言えば、I E E E 8 0 2 . 1 6 、I E E E 8 0 2 . 2 0 及びT D S - C D M A を含む任意の時分割二重システムにおいて、動的周波数検出方法を用いて、カバレージ・エリアを拡張する。例示のW L A N 周波数変換中継器は、2つのW L A N ノード又はユニットが、一方の装置によって用いられる第1周波数チャネルから他方の装置によって用いられる第2周波数チャネルへパケットを変換することによって、通信を

50

行うこととする。チャネル1からチャネル2への変換の方向は、チャネル2からチャネル1への変換に対して、リアルタイム構成に依存する。中継器は、好適には、送信のために双方のチャネルを監視でき、また、1つのチャネルで送信が検出された場合、中継器は、受信信号を他のチャネルへ変換し、そこで受信信号が送信されるように構成される。

#### 【0010】

好ましい実施形態では、受信信号は、第1の信号経路で検出され、利得は第2の信号経路に適用される。さらに、利得信号経路は、信号検出と利得設定が、信号が再送信される前に起こるのを許容すべく、好ましくは遅延回路を備えている。利得は、受信電力レベルとは無関係に一定である目標送信電力レベルを達成するために、検出された受信電力レベルに基づいて設定される。しかしながら、目標電力は、1又は複数の以下のものを含む基準に基づいてまず決定又は調整され得る：受信周波数と送信周波数の間の分離、取締規則遵守、温度、受信電力レベル、送信電力レベル、及び検出された干渉。較正表を含むソフトウェアを備えたマイクロプロセッサは、目標出力電力を固定する適切な利得設定値の計算を行なうのに適している。本発明の詳細は、以下に続く図面の説明で詳しく説明する。

10

#### 【0011】

好ましいアプローチは分離の問題を解決し、小規模で廉価なユニットを許容すると共に、送信をモニタしそれに応答する際の自発的な送信の問題も解決し、送信機における出力電力を一定にする。この出力電力は、マイクロプロセッサにより決定される中継器の構成に依存して、異なってもよい。

20

#### 【発明を実施するための最良の形態】

#### 【0012】

ここで図1を参照すると、広域接続101が、無線ゲートウェイ又はアクセス・ポイント(AP)100に接続され得る。広域接続101は、例えば、イーサネット接続、T1回線、広帯域無線接続又はデータ通信経路を提供する任意の他の電気的接続であつてよい。無線ゲートウェイ100は、クライアントユニット104, 105に、IEEE802.11パケット又はBlueooth、Hyperlan、又は他の無線通信プロトコルに基づく信号を始めとする、RF信号を送る。クライアント・ユニット104, 105は、パーソナルコンピュータ、携帯情報端末、又は、上述した無線プロトコルの1つを介して他の同様な装置と通信し得る任意の他の装置であつてよい。各クライアントユニット104, 105へのそれぞれの伝播経路すなわちRF経路は、符号102, 103で示す。

30

#### 【0013】

RF経路102を搬送される信号は、クライアントユニット104と無線ゲートウェイ100との間の高速データパケット通信を維持するのに充分な強度を有するが、RF経路103を搬送され、クライアントユニット105に向けられる信号は、壁106又は107等の障害構造物を通過して、ある位置へ至る場合には減衰され、その位置では、無線中継器200への方向でなければ、あるとしてもほんの少しのデータパケットしかどの方向にも受け取られない。無線中継器200の構成と動作については次に説明する。

#### 【0014】

40

クライアントユニット105までカバレージ及び／又は通信データレートを強化するために、無線中継器200は、無線ゲートウェイ100から第1周波数チャネル201で送信されたパケットを受信する。無線中継器200は、通常、例えば、約6.35cm×約8.89cm×約1.27cm(2.5インチ×3.5インチ×0.5インチ)の寸法を有する筐体に収納でき、好適には、標準の電気の差込口に差し込んでAC110V電源で動作可能である。無線中継器200は、第1周波数チャネル201のパケットの存在を検出し、そのパケットを受信し、より大きな電力を用いてそのパケットを第2周波数チャネル202で再送信する。従来のWLAN動作プロトコルとは異なり、無線ゲートウェイ100が第1周波数チャネルで動作しても、クライアントユニット105は第2周波数チャネルで動作する。戻りパケット動作を実行するために、無線中継器200は、第2周波数

50

チャネル 202 でクライアントユニット 105 から送信されたパケットの存在を検出し、そのパケットを第 2 周波数チャネル 202 で受信し、そのパケットを第 1 周波数チャネル 201 で再送信する。次に、無線ゲートウェイ 100 は、パケットを第 1 周波数チャネル 201 で受信する。このように、無線中継器 200 は、信号を同時に送受することが可能であると共に、無線ゲートウェイ 100 のカバレージ及び性能をクライアントユニット 105 まで拡張することが可能である。

#### 【0015】

上述した様な混信によって生ずる問題や混信のある経路に沿う信号強度の付随的減衰に対処して、クライアントユニット 105 までカバレージ及び／又は通信データレートを強化する場合、図 1 に示すように、例示の無線中継器 200 を用いて、例えば周波数変換を介して、伝播経路制約条件によって制限される範囲を超えてパケットを再送信し得る。A P 100 から第 1 周波数チャネル 201 で送信されるパケットは、中継器 200 で受信され、好適には、より大きな電力レベルで第 2 周波数チャネル 202 で再送信される。クライアントユニット 105 は、好適には、あたかも A P 100 も第 2 周波数チャネル 202 で動作しているかのように、第 2 周波数チャネル 202 で動作し、例えば、周波数変換がトランスペアレントであり A P 100 が実際には第 1 周波数チャネル 201 で動作していることを知らない。戻りパケット動作を実行するために、中継器ユニット 200 は、第 2 周波数チャネル 202 でクライアントユニット 105 から送信された戻りパケットの存在を検出し、好適には、第 2 周波数チャネル 202 でパケットを受信するように、また、例えば、第 1 周波数チャネル 201 で A P 100 にデータパケットを再送信するように構成される。10  
20

#### 【0016】

無線中継器 200 は、好適には、2つの異なる周波数、例えば第 1 周波数チャネル 201 及び第 2 周波数チャネル 202 を同時に受信し、どちらのチャネルが例えパケットの送信に関連する信号を搬送しているかを決定し、元の周波数チャネルから他の周波数チャネルへ変換し、受信信号の周波数変換したバージョンを他のチャネルで再送信し得る。中継器の内部動作の詳細は、同時係属出願の PCT 出願第 PCT/US03/16208 号に記載されている。20

#### 【0017】

従って、中継器 200 は、異なる周波数チャネルでパケットを同時に送受信でき、これによって、A P 100 とクライアントユニット 105 との間の接続や、あるクライアントユニットから別のクライアントユニットへの接続のピアツーピア間の接続のカバレージ及び性能を拡張し得る。多くのユニットが互いに分離されている場合、中継器ユニット 200 が更に無線ブリッジとして機能することにより、2つの異なるグループのユニットは、最適な R F 伝播及びカバレージ、又は多くの場合、任意の R F 伝播及びカバレージが従来可能でなかった所での、通信を行ひ得る。30

#### 【0018】

様々な実施形態によれば、中継器 200 は、好適には、信号を受信し、受信信号の周波数を変換し、例えば、図 2 に示す自動利得制御 (A G C) 回路 300 を介して例示の送受信機部の利得を適正に制御することによって、信号の歪や損失がほとんど無い状態にするように構成されている。好適な実施形態では、無線中継器 200 は、2つの異なる周波数を同時に受信し、どちらが存在するか決定し、存在する方の周波数を他方の周波数に変換し、そして、受信信号の周波数変換したバージョンを再送信することができる。40

#### 【0019】

1 つの好適な例示の実施形態によれば、A G C 回路 300 は、R F 遅延及びフィルタ要素 307-310 を利用して、信号検出及び送信機構成を行いつつ、例示の受信波形をアナログ記憶することが可能である。信号検出が、R F 遅延要素 307-310 における信号通過前及び信号通過時の両方で行われてもよく、その場合にシステム構成を実行する時間が提供され得ることに留意されたい。検出器電力レベルは、好適には、利得制御動作の一部として、並列の信号経路での利得値を設定するために用いられることに留意されたい50

。

## 【0020】

A G C回路300は更に、対数増幅器301及び302、A G C制御回路303及び304、好適には可変利得又は可変減衰器要素を含み得る利得制御要素305及び306、及び、例えば、好適には遅延回線及び／又は帯域通過フィルタ等のアナログ記憶装置を含み得るR F遅延要素307-310が含まれる。更に好適には、低域フィルタ(L P F)311及び312、並びにアナログ-デジタル変換器(A D C)313及び314が、例えば、プロセッサ315の指示及び制御下で利得制御を実現するために用いられる。

## 【0021】

中継器200は、様々な実施形態によれば、2つの異なる周波数信号を同時に検出し処理するように構成されているため、受信信号330は、例えば、R Fスプリッタ316を用いて、分割され、2つの異なるR F経路で伝播される。同様に、2つの異なる周波数経路は、別々に遅延されまた制御されなければならないため、各信号経路は、例えば、I Fスプリッタ317及び318によって更に分割される。I Fスプリッタ317からの一方の分割信号出力は、好適には、対数増幅器301に結合され、他方の分割信号出力は、好適には、利得制御要素305に結合される。同様に、I Fスプリッタ318からの一方の分割信号出力は、好適には、対数増幅器302に結合され、他方の分割信号出力は、好適には、利得制御要素306に結合される。対数増幅器301の出力は、A G C制御回路303及び低域フィルタ311に供給される。同様に、対数増幅器302の出力は、A G C制御回路304及び低域フィルタ312に供給される。対数増幅器301及び302は、好適には、受信信号330の電力の対数に比例する出力電圧を提供して、その包絡線を追跡するが、包絡線又は包絡線のサンプルを直接又は比例的に追跡するために当業者に周知の装置も用い得ることに留意されたい。

10

## 【0022】

例えば、低域フィルタ311及び312、アナログ-デジタル変換器(A D C)313及び314、及び、例えば、プロセッサ315等の、受信信号330の検出経路の構成要素の基本動作は、当業者には既に明白であるため、その基本動作の詳細な説明は省略する。このような動作は、同一の出願人に譲渡された同時係属出願のP C T特許出願第P C T／U S 0 3／1 6 2 0 8号に詳細に開示されている。しかしながら、簡単に記すと、プロセッサ315は、好適には、検出経路D E T 1 331及びD E T 2 332のI F信号の存在を検出する。上記の同時係属出願において述べたように、信号検出は、例えば、プロセッサ315のアナログ又はデジタル信号比較手段を用いて、閾値を超える信号レベルに基づいてよく、あるいは、当業者に周知の他の手段によって実行されてもよい。信号が一旦検出されると、利得制御は、例えば、チャネルに応じて、それぞれI F経路I F 1 333又はI F 2 334のA G C制御回路303及び304を用いて、その信号に適用される。

20

30

## 【0023】

図面の図2をまた更に参照すると、利得制御は、A G C制御回路303及び304が用いてI F経路I F 1 333及びI F 2 334の信号に適用されるが、A G C制御回路303及び304が提供するのは、とりわけ、例えば、対数増幅器301及び302の出力におけるアナログ電圧のフィルタ処理、必要になる可能性がある任意のDCオフセット調整、A G C設定値参照及び制御、レベルシフト処理／スケール変更処理、任意の要求される極性反転等、当業者に認識される処理である。A G C制御回路303及び304の出力は利得制御要素305及び306に供給される。利得制御要素305及び306は、例えば、所望の送信機出力電力に関連する値に基づき、受信信号330の調整可能な利得又は調整可能な減衰を提供し得る。A G C制御回路303及び304は、当業者に周知の様々な利得制御回路、装置等の1つであってよいことに留意されたい。

40

## 【0024】

様々な実施形態による利得制御の例として、次の条件の下で、利得制御要素305に可変減衰器を用い得る：所望の出力電力+15 d B m、受信信号電力-80 d B m、総送受

50

信機損失 6 5 d B、総送受信機利得 1 6 5 d B。

### 【0025】

これらの条件下では、例えば、利得制御要素 305 に関する可変減衰器は、関係式：  
 $R_x \text{信号電力} - \text{所望出力電力} + \text{総利得} - \text{総損失} \rightarrow \text{設定されるべきであり、従って減衰は、} 80 \text{d Bm} - 15 \text{d Bm} + 165 \text{d B} - 65 \text{d B} \rightarrow 5 \text{d B} \text{の減衰となる。}$   
 電圧を計算し、例えば、それを A G C 制御回路 303 によって利得制御要素 305 に印加すると、所望の 5 d B 減衰設定値となることを認識されたい。また、A C G 制御回路 303 及び利得制御要素 305 についてここで述べているが、上記説明は、A G C 制御回路 304 及び利得制御要素 306 の動作にも適用されることに留意されたい。

### 【0026】

従って、様々な実施形態に従って、また、本例に従って再送信するために、受信信号 330 は、好適には、利得制御要素 305 から出力され、表面弾性波 (S A W) フィルタ 308 及び 310 を介して遅延される。S A W フィルタ 308 及び 310 によってもたらされる遅延は、本質的に、アナログ波形を記憶するように機能し、他方、A G C 及び信号検出処理は、例えば上述した様に実行され、このことは、検出及び利得制御設定が、好適には、信号の伝播間隔時に完了されることを意味することを理解されたい。

10

### 【0027】

様々な例示の実施形態及び好適な実施形態によれば、R F 遅延は、S A W フィルタ 307 - 310 を介して課され、アナログ信号記憶及びチャネル選択、妨害電波抑制、及びフィードフォーワード可変利得制御経路がイネーブル状態になる。A G C 制御回路 303 及び 304 及び利得制御要素 305 及び 306 は、バイアスされるか、あるいは、例えば、好適には、当業者が理解されよう、汎用プロセッサ、専用プロセッサ、信号処理プロセッサ等のプロセッサであるプロセッサ 315 の制御下で別な方法で設定し得る。更に、設定値は、どのチャネル受信信号 330 が受信されるか、また、どのチャネルが信号再送信用に選択されるかに依存して、プロセッサ 315 がルックアップテーブル等から得てもよい。異なる国では、帯域が異なると、送信電力の制限が異なり、従って、利得設定値の選択は、スペクトル再成長及び有効等方性放射電力 (E I R P) 等、所望の帯域に対する F C C 要件及び関連する仕様を満たす必要性から生じる幾つかの因子によって決定され得ることに留意されたい。

20

### 【0028】

利得制御の検出及び設定の後、I F スイッチ 319 及び L O スイッチ 320 は、好適には、波形プリアンブルを大幅に遮断することなく、受信信号 330 を異なる周波数で再送信するように設定される。留意すべき重要なことは、例えば、検出及び電力検知は、上述した様に、好適には、検出器経路 D E T 1 331 及び D E T 2 332 で実行されるが、実際の利得制御は、I F 経路 I F 1 333 及び I F 2 334 に適用し得ることである。より具体的には、再度図 2において、対数增幅器 301 及び 302 からの出力が、A G C 制御回路 303 及び 304 に供給され、これらの回路が、利得制御要素 305 及び 306 に関して、可変利得又は減衰として調整を行う。

30

### 【0029】

信号検出及び利得制御のシーケンスを決定する際の 1 つの因子は、対数增幅器 301 及び 302 からの出力電圧を、各々 2 つの異なるフィルタ帯域幅を潜在的に有する信号検出経路及び利得制御経路に分割することに起因する影響である。図 2 から分かるように、利得制御経路は、A G C 制御回路 303 及び 304 に至る経路であり、信号検出経路は、上述したように、低域フィルタ 311 及び 312 に至る経路である。従って、必要な場合、A G C 制御ループは、入力電力包絡線に対してすばやく反応するように設定し得る一方で、例えば、A D C 313 及び 314 並びにプロセッサ 315 で実行される信号検出は、よりゆっくりと反応するように構成し得る。その結果、利得制御要素 305 及び 306 を伝播する受信信号 330 は、極めて正確に追跡され得る一方で、A D C 313 及び 314 並びにプロセッサ 315 を伝播する受信信号 330 の部分は、よりゆっくりと追跡され得るが、検

40

50

出処理利得はより大きい。

### 【0030】

様々な例示の実施形態及び好適な実施形態によれば、受信信号330の存在を検出し、また、その電力レベルを検出して利得を設定するために、2つの別個の検出器が用いられるに留意されたい。従って、上述したように、信号検出は、AGCよりゆっくりと起これり得るため、異なる信号検出及びAGCフィルタ帯域幅を用いて、利得制御要素305及び306等のAGCに関連する可変制御要素がフィルタ311及び312の出力より速い又は遅い応答を有し得ると有益な場合がある。

### 【0031】

利得制御の際の他の因子は、受信チャネルと送信チャネル間における相対的な距離である。具体的には、その間の距離に依存して、利得制御要素305及び306からの目標出力電力又は設定値は、受信チャネルと送信チャネルの周波数が更に離れると、追加の性能が得られる程度に異なり得る。性能要件を満たし続けつつ、利得制御要素305及び306の利得値は、大きくし得る。更に、AGC制御回路303及び304は、周波数差異に基づき、電力を大きくするようにプログラムし得る。又は、他の選択肢として、プロセッサ315は、周波数分離に基づき、AGC制御回路303及び304を制御するようにプログラムし得る。周波数分離に基づいて設定値を調整することは、更に、自己干渉を回避するために受信機によって傍受される任意の漏れ信号に対して更なるフィルタ処理を適用することを含み得る。

10

### 【0032】

初期の中継器の起動時に、どのチャネルで動作するかの選択に影響を及ぼす因子は、異なるFCC帯域又は他の法的団体によって規制される帯域においてより大きな電力を送電する能力に基づき、中継チャネルを選択することによって影響を受け得る。例えば、米国で運用されるU-NII帯域では、CH36-48用の最大許容送信電力は、50mWであり、CH52-64用は250mWであり、CH149-161用は1Wである。従って、より小さい電力帯域の1つに関連するチャネルで信号を受信し、また、より大きい送信電力を可能にする異なる帯域のチャネルを選択することが可能であり、これによって、より大きいAGC設定値が可能になる。従って、例えば、F1からF2へ及びF2からF1への変換に対する設定値は異なる。どのチャネルを選択するかの決定は、好適には、例えば、AGC制御回路303及び304又はプロセッサ315において、製造時に予めプログラムするか、又は他の選択肢として、現場でプログラムし得る。

20

### 【0033】

本発明の他の側面によれば、利得制御は、初期製造時に、AGC較正が必要な場合がある。許容誤差がより小さい部品を使えるようにして、コストを低減するために、較正が望ましい場合がある。較正は、更に、地域的な又は帯域特有の電力設定値に必要な精度を提供し得る。従って、較正は、次の1つ又は複数、即ち、地域的な取締規制、周波数チャネル、受信電力レベル、送信電力レベル、温度等に従って、回路及び装置をセットアップすることを含み得る。様々な例示の実施形態及び好適な実施形態によれば、中継器200は例えばプロセッサ315を用いて、較正テーブル等を記憶し、また、例えば、ソフトウェア、プログラム、命令等を用いて、AGC制御回路305及び306に特定の較正值を受け渡すように構成されることが可能である。プロセッサ315は、好適には、デジタルアナログ変換処理を利用して設定値を制御する。

30

### 【0034】

上述のように、AGC及び信号検出には異なる検出器出力を用いることが可能である。信号検出は、例えば、検出決定を行うために閾値比較器が用いるアナログ参照電圧を能動的に制御するように構成され得るプロセッサ315の制御下で、例えば、閾値比較器を用いてアナログだけの構成で実行し得る。他の選択肢として、受信信号330は、デジタル化することができ、検出決定は、例えば、プロセッサ315において成し得る。デジタル経路及びプロセッサ315の使用に関連する1つの問題として、例えば、プロセッサ315におけるデジタルサンプリング及び意思決定命令に関する遅延が挙げられる。

40

50

## 【0035】

様々な他の実施形態によれば、プロセッサ315によって制御される閾値を有するアナログ比較器（図示せず）を用いることが可能である。このような構成は、デジタル制御解除装置を備え、迅速な初期決定を可能にし、プロセッサ315によって判読可能で実行可能なソフトウェア、プログラム、命令等を用いて、より遅く更に正確で制御可能な決定に収斂し得る。例えば、混信が検出され、また、パケット継続時間が無線プロトコルが許容する時間より長いことをプロセッサ315が認識すると、AGC制御回路303及び304及び／又は検出器は、信号送信を防止するために、プロセッサ315により停止され得る。従って、正常なAGC設定値が直接制御され、無効にされ得る。このような制御は、システムフィードバック発振が検出される場合を含む状況において、更に有用である。

10

## 【0036】

当業者は、本発明において、AGC設定値を決定すると共に種々の信号検出器の構成を決定するために、様々な技術を利用できることが理解されるだろう。さらに、利得制御要素305及び306、AGC利得制御303及び304等の様々な要素、並びにプロセッサ315及び他の要素の機能を、1つの統合された装置に組み合わせることが可能である。特定の要素並びにそれらの相互接続に対する他の変更や修正は、本発明の範囲及び精神に逸脱することなく、当業者により行うことができる。

## 【0037】

本発明を、現時点の好ましい実施形態に特に関連してここで詳細に説明したが、本発明の範囲及び精神内で変形や修正をなし得ることは理解されるだろう。

20

## 【図面の簡単な説明】

## 【0038】

【図1】 様々な実施形態に基づく自動利得制御を有する例示の中継器を含むWLANを示す図。

【図2】 図1の例示の中継器に関する例示の利得制御回路を示す概略図。

## 【図1】

## 【図2】

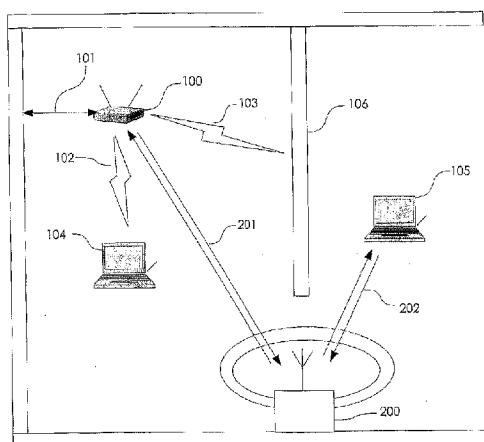
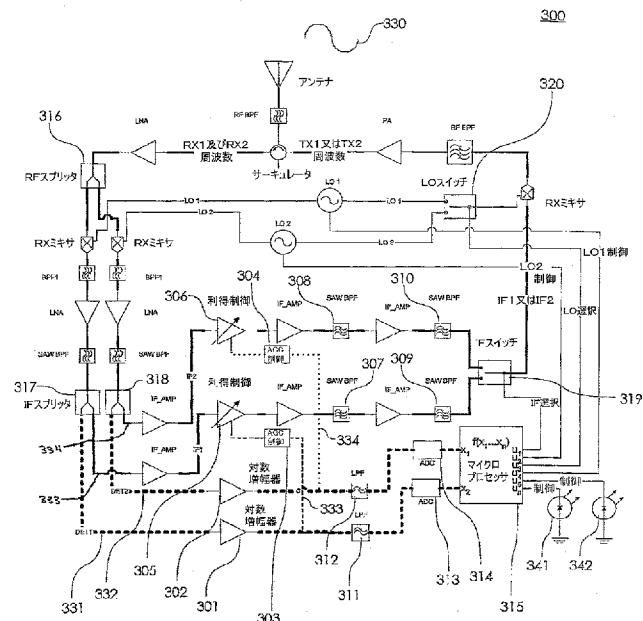
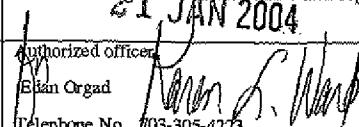


FIG. 1



## 【国際調査報告】

INTERNATIONAL SEARCH REPORT		International application No. PCT/US03/29130
<b>A. CLASSIFICATION OF SUBJECT MATTER</b>		
IPC(7) : H04B 7/15 US CL : 455/11.1, 127.1, 127.2, 136, 138 According to International Patent Classification (IPC) or to both national classification and IPC		
<b>B. FIELDS SEARCHED</b>		
Minimum documentation searched (classification system followed by classification symbols) U.S. : 455/11.1, 127.1, 127.2, 136, 138		
Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched		
Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)		
<b>C. DOCUMENTS CONSIDERED TO BE RELEVANT</b>		
Category *	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	US 6,404,775 B1 (LESLIE et al) 11 June 2002, see entire document.	1-39
A	US 5,726,980 A (RICKARD) 10 March 1998, see entire document.	1-39
A	US 2002/0109585 A1 (SANDERSON) 15 August 2002, see entire document.	1-39
A	US 2003/0185163 A1 (BERTONIS et al) 02 October 2003, see entire document.	1-39
<input type="checkbox"/> Further documents are listed in the continuation of Box C. <input type="checkbox"/> See patent family annex.		
* Special categories of cited documents: "A" document defining the general state of the art which is not considered to be of particular relevance "E" earlier application or patent published on or after the International filing date "L" document which may throw doubt on priority claim(s) or which is cited to establish the publication date of another citation or other special reasons (as specified) "O" document referring to an oral disclosure, use, exhibition or other means "P" document published prior to the International filing date but later than the priority date claimed		
Date of the actual completion of the international search 07 January 2004 (07.01.2004)	Date of mailing of the International search report <i>21 JAN 2004</i>	
Name and mailing address of the ISA/US Mail Stop PCT, Attn: ISA/US Commissioner for Patents P.O. Box 1450 Alexandria, Virginia 22313-1450 Facsimile No. (703)305-3230	Authorized officer  Elian Orgad Telephone No. 703-305-4223	

Form PCT/ISA/210 (second sheet) (July 1998)

---

フロントページの続き

(81)指定国 AP(GH,GM,KE,LS,MW,MZ,SD,SL,SZ,TZ,UG,ZM,ZW),EA(AM,AZ,BY,KG,KZ,MD,RU,TJ,TM),EP(AT, BE,BG,CH,CY,CZ,DE,DK,EE,ES,FI,FR,GB,GR,HU,IE,IT,LU,MC,NL,PT,RO,SE,SI,SK,TR),OA(BF,BJ,CF,CG,CI,CM,GA, GN,GQ,GW,ML,MR,NE,SN,TD,TG),AE,AG,AL,AM,AT,AU,AZ,BA,BB,BG,BR,BY,BZ,CA,CH,CN,CO,CR,CU,CZ,DE,DK,DM,DZ, EC,EE,ES,FI,GB,GD,GE,GH,GM,HR,HU,ID,IL,IN,IS,JP,KE,KG,KP,KR,KZ,LC,LK,LR,LS,LT,LU,LV,MA,MD,MG,MK,MN,M W,MX,MZ,NO,NZ,OM,PH,PL,PT,RO,RU,SD,SE,SG,SK,SL,TJ,TM,TN,TR,TT,TZ,UA,UG,US,UZ,VN,YU,ZA,ZM,ZW

(特許序注：以下のものは登録商標)

Blue tooth

イーサネット

(72)発明者 プロクター、ジェームズ エイ. ジュニア

アメリカ合衆国 32901 フロリダ州 メルボルン スイート 1012 ゲートウェイ ド  
ライブ 1333 ワイデファイ インコーポレイテッド

Fターム(参考) 5K072 AA29 BB25 BB27 CC02 CC28 EE20

【公報種別】特許法第17条の2の規定による補正の掲載

【部門区分】第7部門第3区分

【発行日】平成18年11月24日(2006.11.24)

【公表番号】特表2006-503481(P2006-503481A)

【公表日】平成18年1月26日(2006.1.26)

【年通号数】公開・登録公報2006-004

【出願番号】特願2004-544751(P2004-544751)

【国際特許分類】

H 0 4 B      7/15      (2006.01)

【F I】

H 0 4 B      7/15      Z

【手続補正書】

【提出日】平成18年10月4日(2006.10.4)

【手続補正1】

【補正対象書類名】特許請求の範囲

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項1】

時分割二重(TDD)無線プロトコルシステムに使用される周波数変換中継器であって、

周波数変換中継器に関連する2つの周波数チャネルのうちの1つに信号が存在するか否かを検出するように構成された検出器回路；

前記信号に関連する周波数チャネルを前記2つの周波数チャネルのうちの一方から前記2つの周波数チャネルのうちの他方に変更するように構成された周波数変換器；及び

信号検出間隔及び送信機構成間隔を補償すべく、信号に遅延を付加するように構成された遅延回路；

を備えた周波数変換中継器。

【請求項2】

前記遅延回路はアナログ記憶装置を有する、請求項1に記載の周波数変換中継器。

【請求項3】

前記遅延回路は、アナログ信号記憶及びチャネル選択のうちの1又は複数に対して構成された少なくとも1つの表面弾性波フィルタを有する、請求項1に記載の周波数変換中継器。

【請求項4】

前記検出器回路はプロセッサを有する、請求項1に記載の周波数変換中継器。

【請求項5】

前記検出器回路はアナログ検出器をさらに有する、請求項4に記載の周波数変換中継器。

【請求項6】

利得制御回路をさらに有し、該利得制御回路はそれに関連する利得値及び減衰値のうちの1つを備えている、請求項1に記載の周波数変換中継器。

【請求項7】

前記検出器は、信号の受信信号強度をさらに検出するためのものであり、前記利得制御回路は、信号の利得値を調整するために該信号の受信信号強度をさらに使用するためのものである、請求項6に記載の周波数変換中継器。

【請求項8】

前記利得制御回路は、特定の信号送信出力電力を達成するために、所定の基準に基づいて前記利得値及び前記減衰値のうちの少なくとも1つをさらに制御するためのものである、請求項7に記載の周波数変換中継器。

【請求項9】

前記所定の基準は、特定の信号送信出力電力を修正するためのものであり、受信周波数と送信周波数の間の周波数分離、取締規則、温度、受信電力レベル、送信電力レベル、及び検出された干渉レベルのうちの少なくとも1つを含んでいる、請求項8に記載の周波数変換中継器。

【請求項10】

プロセッサはさらにメモリを有し、前記所定の基準が該メモリに格納される、請求項8に記載の周波数変換中継器。

【請求項11】

時分割二重（TDD）無線プロトコルシステムに使用される周波数変換中継器であって、

周波数変換中継器に関連する2つの周波数チャネルのうちの1つに信号が存在するか否かを検出し、かつ信号の受信検出信号電力を検出するように構成された検出器回路；

前記信号に関連する周波数チャネルを2つの周波数チャネルのうちの一方から2つの周波数チャネルのうちの他方に変更するように構成された周波数変換器；

信号検出間隔及び送信機構成間隔を補償すべく、信号に遅延を付加するように構成された遅延回路；及び 前記検出器回路によって検出された受信検出信号電力に少なくとも一部基づいて、信号の利得値を調整するように構成された利得制御回路；  
を備えた周波数変換中継器。

【請求項12】

前記利得制御回路は、2つの周波数チャネルのうちのどちらの一方で信号が受信され、2つの周波数チャネルのうちのどちらの他方に変更されるかを含む基準に少なくとも一部基づいて、利得値を調整するように構成されている、請求項11に記載の周波数変換中継器。

【請求項13】

前記基準が、送信のための取締規則、動作温度、及び受信周波数と送信周波数の間の周波数分離のうちの少なくとも1つをさらに含んでいる、請求項12に記載の周波数変換中継器。

【請求項14】

前記基準が、受信周波数と送信周波数の間の距離をさらに含み、前記自動利得制御回路は、該距離に基づいて信号に対してよりフィルタ処理を適用するようにさらに構成されている、請求項11に記載の周波数変換中継器。

【請求項15】

時分割二重（TDD）無線プロトコルシステムに使用される周波数変換中継器であって、

周波数変換中継器に関連する2つの周波数チャネルのうちの1つに信号が存在するか否かを検出するように構成された検出器回路；

前記信号を無線周波数（RE）信号から中間周波数（IF）信号に変換するように構成された周波数変換機；

前記IF信号に関連する周波数チャネルを2つの周波数チャネルのうちの一方から2つの周波数チャネルのうちの他方に変更するように構成された周波数変換器；

信号検出間隔及び送信機構成間隔を補償すべく、前記IF信号に遅延を付加するように構成された遅延回路；及び

前記IF信号の利得値を調整するように構成された利得制御回路；  
を備えた周波数変換中継器。

【請求項16】

前記利得制御回路が、検出器回路によって検出された受信検出信号電力に少なくとも一

部基づいて、I F 信号の利得値を調整するようにさらに構成されている、請求項 1 5 に記載の周波数変換中継器。

【請求項 1 7】

前記検出器回路及び前記利得制御回路は、第 1 の信号経路と第 2 の信号経路にそれぞれ位置する、請求項 1 5 に記載の周波数変換中継器。

【請求項 1 8】

前記検出器回路は対数増幅器を有し、該対数増幅器の出力は該出力を制御するために利得制御回路に結合されている、請求項 1 7 に記載の周波数変換中継器。

【請求項 1 9】

前記検出器回路及び前記自動利得制御回路は各々異なる帯域幅を有している、請求項 1 8 に記載の周波数変換中継器。

【請求項 2 0】

前記自動利得制御回路はプロセッサと、所定の基準を格納するメモリとを有し、プロセッサは I F 信号のオフセット利得値を確立するために前記所定の基準を使用するように構成されており、検出器回路によって検出される信号の検出受信電力とは無関係に、送信機の目標出力電力が少なくとも一部生じる、請求項 1 9 に記載の周波数変換中継器。

【請求項 2 1】

前記プロセッサは、  
対数増幅器の出力をデジタル信号に変換し；かつ 該デジタル信号を使用して I F 信号の利得値を確立する；ようにさらに構成されている、請求項 2 0 に記載の周波数変換中継器。

【請求項 2 2】

時分割二重（T D D）無線プロトコルシステムに使用される周波数変換中継器における周波数変換の方法であって、

周波数変換中継器に関連する 2 つの周波数チャネルのうちの 1 つに信号が存在するか否かを検出すること；

前記信号に関連する周波数チャネルを 2 つの周波数チャネルのうちの一方から 2 つの周波数チャネルのうちの他方に変更すること；及び

信号検出間隔及び送信機構成間隔に等しく、信号に遅延を付加すること；  
から成る方法。

【請求項 2 3】

前記遅延を付加することは、アナログ記憶装置の信号を遅延させることを含む、請求項 2 2 に記載の方法。

【請求項 2 4】

前記遅延を付加することは、アナログ信号記憶及びチャネル選択のうちの 1 又は複数に対して構成された少なくとも 1 つの表面弾性波フィルタの信号を遅延させることを含む、請求項 2 2 に記載の方法。

【請求項 2 5】

前記検出することは、アナログ検出器において検出することを含む、請求項 2 4 に記載の方法。

【請求項 2 6】

前記信号に関連する利得を設定することをさらに含む、請求項 2 2 に記載の方法。

【請求項 2 7】

前記利得を設定することは、前記所定の基準に少なくとも一部基づいて利得を設定することをさらに含む、請求項 2 6 に記載の方法。

【請求項 2 8】

前記所定の基準は、受信周波数と送信周波数の間の距離、取締規則、温度、受信電力レベル、送信電力レベル、及び検出された干渉レベルのうちの少なくとも 1 つを含んでいる、請求項 2 7 に記載の方法。

【請求項 2 9】

前記所定の基準をメモリに格納することをさらに含む、請求項 2 8 に記載の方法。

【請求項 3 0】

時分割二重（T D D）無線プロトコルシステムに使用される周波数変換中継器における周波数変換の方法であって、

周波数変換中継器に関連する 2 つの周波数チャネルのうちの 1 つに信号が存在するか否かを検出すること；

前記信号に関連する周波数チャネルを 2 つの周波数チャネルのうちの一方から 2 つの周波数チャネルのうちの他方に変更すること；

信号検出間隔及び送信機形状間隔を補償すべく、信号に遅延を付加すること；及び前記信号の検出受信電力レベルに少なくとも一部基づいて、信号の利得値を調整すること；

から成る方法。

【請求項 3 1】

前記利得値を調整することは、2 つの周波数チャネルのうちのどちらの一方で信号が受信され、2 つの周波数チャネルのうちのどちらの他方に変更されるかを含む基準に基づいている、請求項 3 0 に記載の方法。

【請求項 3 2】

前記基準は、送信のための取締規則をさらに含む、請求項 3 0 に記載の方法。

【請求項 3 3】

前記基準は、受信周波数と送信周波数の間の周波数分離をさらに含む、請求項 3 1 に記載の方法。

【請求項 3 4】

時分割二重（T D D）無線プロトコルシステムに使用される周波数変換中継器における周波数変換の方法であって、

周波数変換中継器に関連する 2 つの周波数チャネルのうちの 1 つに信号が存在するか否かを検出し、存在する場合に、信号の受信電力レベルを検出すること；

前記信号を無線周波数（R F）信号から中間周波数（I F）信号に変換すること；

前記 I F 信号に関連する周波数チャネルを 2 つの周波数チャネルのうちの一方から 2 つの周波数チャネルのうちの他方に変更すること；

信号検出間隔及び送信機構成間隔を補償すべく、前記 I F 信号に遅延を付加すること；及び

前記信号の検出受信電力レベルに少なくとも一部基づいて、前記 I F 信号の利得値を調整すること；

から成る方法。

【請求項 3 5】

前記検出と前記調整が、第 1 の信号経路と第 2 の信号経路でそれぞれ行なわれる、請求項 3 4 に記載の方法。

【請求項 3 6】

前記検出が、前記信号から対数信号を生成し、該対数信号を前記調整のために使用することを含む、請求項 3 5 に記載の方法。

【請求項 3 7】

前記調整が、所定の基準を使用して、前記 I F 信号の利得値を調整することをさらに含む、請求項 3 6 に記載の方法。

【請求項 3 8】

前記生成は、対数信号をデジタル信号に変換することをさらに含み、前記調整は、該デジタル信号を使用して I F 信号の利得値をさらに調整することを含む、請求項 3 6 に記載の方法。

【請求項 3 9】

時分割二重通信システムに使用される周波数変換中継器であって、少なくとも第 1 の周波数チャネルと第 2 の周波数チャネルで送信を受け取ることが可能

な少なくとも 2 つの受信機；

前記第 1 の周波数チャネルで送信することが可能な少なくとも 1 つの送信機；

第 2 の周波数チャネルで送信することが可能な少なくとも 1 つの送信機；

周波数変換中継器に関する 2 つの周波数チャネルのうちの 1 つに信号が存在するか否かを検出し、かつ信号の受信電力レベルを検出するように構成された検出器回路；

前記信号に関する周波数チャネルを前記第 1 及び第 2 の周波数チャネルのうちの最初のチャネルから前記第 1 及び第 2 の周波数チャネルのうちの次のチャネルに変更するように構成された周波数変換器；及び

マイクロプロセッサに格納された所定のパラメータに基づいて第 1 及び第 2 の周波数チャネルを構成することが可能なマイクロプロセッサ；

を備え、

第 1 及び第 2 の周波数チャネルの少なくとも 1 つに対する特定周波数の構成は、前記所定のパラメータに基づいており、

前記所定のパラメータは、取締送信機パワー制限、取締帯域外放射制限、及び第 1 周波数チャネルと第 2 周波数チャネル間の周波数分離、の少なくとも 1 つを含んでいる、周波数変換中継器。

(19) World Intellectual Property Organization  
International Bureau



(43) International Publication Date  
29 April 2004 (29.04.2004)

PCT

(10) International Publication Number  
**WO 2004/036789 A1**

(51) International Patent Classification<sup>7</sup>: **H04B 7/15**

(74) Agent: POSZ, David, G.; Posz & Bethards, PLC, 11250 Roger Bacon Drive, Suite 10, Reston, VA 20190 (US).

(21) International Application Number: PCT/US2003/029130

(81) Designated States (*national*): AE, AG, AL, AM, AT, AU, AZ, BA, BB, BG, BR, BY, BZ, CA, CH, CN, CO, CR, CU, CZ, DE, DK, DM, DZ, EC, EE, ES, FI, GB, GD, GE, GH, GM, HR, HU, ID, IL, IN, IS, JP, KE, KG, KP, KR, KZ, LC, LK, LR, LS, LT, LU, LV, MA, MD, MG, MK, MN, MW, MX, MZ, NO, NZ, OM, PH, PL, PT, RO, RU, SD, SE, SG, SK, SL, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VN, YU, ZA, ZM, ZW.

(22) International Filing Date: 15 October 2003 (15.10.2003)

(25) Filing Language: English

(26) Publication Language: English

(30) Priority Data: 60/418,288 15 October 2002 (15.10.2002) US

(71) Applicant (*for all designated States except US*): **WIDEFI, INC.** [US/US]; 476 Hwy A1A, Suite 3, Satellite Beach, FL 32937 (US).

(72) Inventors; and

(75) Inventors/Applicants (*for US only*): **GAINNEY, Kenneth, M.** [US/US]; Widefi, Inc., 476 Hwy A1A, Suite 3, Satellite Beach, FL 32937 (US). **PROCTOR, James, A., Jr.** [US/US]; Widefi, Inc., 476 Hwy A1A, Suite 3, Satellite Beach, FL 32937 (US).

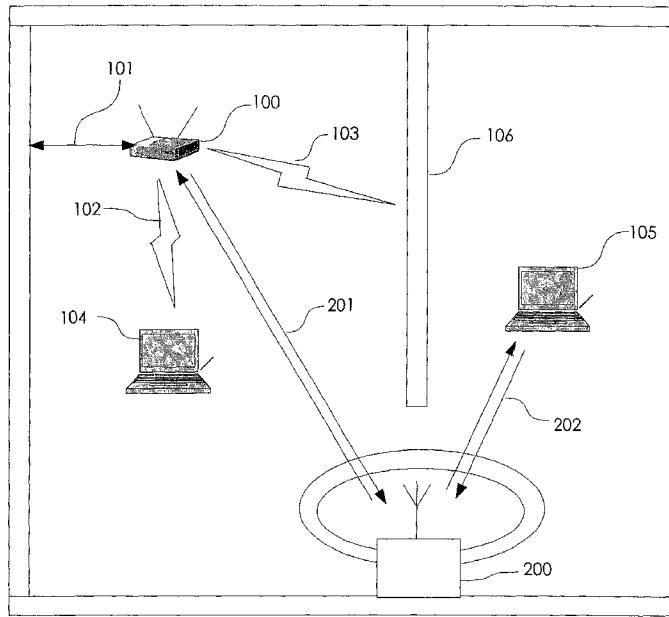
(84) Designated States (*regional*): ARIPO patent (GH, GM, KE, LS, MW, MZ, SD, SL, SZ, TZ, UG, ZM, ZW), Eurasian patent (AM, AZ, BY, KG, KZ, MD, RU, TJ, TM), European patent (AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HU, IE, IT, LU, MC, NL, PT, RO, SE, SI, SK, TR), OAPI patent (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR, NE, SN, TD, TG).

**Published:**

— with international search report

For two-letter codes and other abbreviations, refer to the "Guidance Notes on Codes and Abbreviations" appearing at the beginning of each regular issue of the PCT Gazette.

(54) Title: WIRELESS LOCAL AREA NETWORK REPEATER WITH AUTOMATIC GAIN CONTROL FOR EXTENDING NETWORK COVERAGE



WO 2004/036789 A1

(57) Abstract: A frequency translating repeater (200) for use in a time division duplex radio protocol communications system includes an automatic gain control feature. Specifically, a received signal (330) is split to provide signal detection paths (331, 332) wherein detection is performed by amplifiers (301, 302) filters (311, 312), converters (313, 314) and a processor (315). Delay is added using analog circuits such as SAW filters (307, 308, 309, 310) and gain adjustment provided by gain control elements (303, 304, 305, 306).

WIRELESS LOCAL AREA NETWORK REPEATER WITH AUTOMATIC GAIN  
CONTROL FOR EXTENDING NETWORK COVERAGE

CROSS REFERENCE TO RELATED APPLICATIONS

[0001] This application is related to and claims priority from pending U.S. Provisional Application Number 60/418,288 filed October 15, 2002, and is further related to PCT Application PCT/US03/16208 entitled WIRELESS LOCAL AREA NETWORK REPEATER, the contents of which are incorporated herein by reference.

BACKGROUND OF THE INVENTION

[0002] The present invention relates generally to wireless local area networks (WLANs) and, particularly, the present invention relates to extending the coverage area associated with a WLAN repeater using Automatic Gain Control (AGC).

[0003] Several standard protocols for wireless local area networks, commonly referred to as WLANs, are becoming popular. These include protocols such as 802.11 (as set forth in the 802.11 wireless standards), home RF, and Bluetooth. The standard wireless protocol with the most commercial success to date is the 802.11b protocol although next generation protocols, such as 802.11g, are also gaining popularity.

[0004] While the specifications of products utilizing the above standard wireless protocols commonly indicate data rates on the order of, for example, 11 MBPS and ranges on the order of, for example, 100 meters, these performance levels are rarely, if ever, realized. Performance shortcomings between actual and specified performance levels have many causes including attenuation of the radiation paths of RF signals,

which for 802.11b are in the range of 2.4 GHz in an operating environment such as an indoor environment. Access point to client ranges are generally less than the coverage range required in a typical home, and may be as little as 10 to 15 meters. Further, in structures having split floor plans, such as ranch style or two story homes, or those constructed of materials capable of attenuating RF signals, areas in which wireless coverage is needed may be physically separated by distances outside of the range of, for example, an 802.11 protocol based system. Attenuation problems may be exacerbated in the presence of interference in the operating band, such as interference from other 2.4GHz devices or wideband interference with in-band energy. Still further, data rates of devices operating using the above standard wireless protocols are dependent on signal strength. As distances in the area of coverage increase, wireless system performance typically decreases. Lastly, the structure of the protocols themselves may affect the operational range.

[0005] Repeaters are commonly used in the mobile wireless industry to increase the range of wireless systems. However, problems and complications arise in that system receivers and transmitters may operate at the same frequency in a WLAN utilizing, for example, 802.11 WLAN or 802.16 WMAN wireless protocols. In such systems, when multiple transmitters operate simultaneously, as would be the case in repeater operation, difficulties arise. Typical WLAN protocols provide no defined receive and transmit periods and, thus, because random packets from each wireless network node are spontaneously generated and transmitted and are not temporally predictable, packet collisions may occur. Some remedies exist to address such difficulties, such as, for example, collision avoidance and random back-off protocols, which are used to avoid two or more nodes transmitting packets at the same time. Under 802.11

standard protocol, for example, a distributed coordination function (DCF) may be used for collision avoidance.

[0006] Such operation is significantly different than the operation of many other cellular repeater systems, such as those systems based on IS-136, IS-95 or IS-2000 standards, where the receive and transmit bands are separated by a deplexing frequency offset. Frequency division duplexing (FDD) operation simplifies repeater operation since conflicts associated with repeater operation, such as those arising in situations where the receiver and transmitter channels are on the same frequency for both the uplink and the downlink, are not present.

[0007] Other cellular mobile systems separate receive and transmit channels by time rather than by frequency and further utilize scheduled times for specific uplink/downlink transmissions. Such operation is commonly referred to as time division duplexing (TDD). Repeaters for these systems are more easily built, as the transmission and reception times are well known and are broadcast by a base station. Receivers and transmitters for these systems may be isolated by any number of means including physical separation, antenna patterns, or polarization isolation. Even for these systems, the cost and complexity of a repeater may be greatly reduced by not offering the known timing information that is broadcast, thus allowing for economically feasible repeaters.

[0008] Thus, WLAN repeaters operating on the same frequencies have unique constraints due to the above spontaneous transmission capabilities and therefore require a unique solution. Since these repeaters use the same frequency for receive

and transmit channels, some form of isolation must exist between the receive and transmit channels of the repeater. While some related systems such as, for example, CDMA systems used in wireless telephony, achieve channel isolation using sophisticated techniques such as directional antennas, physical separation of the receive and transmit antennas, or the like, such techniques are not practical for WLAN repeaters in many operating environments such as in the home where complicated hardware or lengthy cabling is not desirable or may be too costly.

[0009] One system, described in International Application No. PCT/US03/16208 and commonly owned by the assignee of the present application, resolves many of the above identified problems by providing a repeater which isolates receive and transmit channels using a frequency detection and translation method. The WLAN repeater described therein allows two WLAN units to communicate by translating packets associated with one device at a first frequency channel to a second frequency channel used by a second device. The direction associated with the translation or conversion, such as from the frequency associated with the first channel to the frequency associated with the second channel, or from the second channel to the first channel, depends upon a real time configuration of the repeater and the WLAN environment. The WLAN repeater may be configured to monitor both channels for transmissions and, when a transmission is detected, translate the received signal at the first frequency to the other channel, where it is transmitted at the second frequency.

[0010] The above described approach solves both the isolation issue and the spontaneous transmission problems as described above by monitoring and translating in response to packet transmissions and may further be implemented in a small

inexpensive unit. However, a WLAN repeater, in order to be legally compliant, must transmit within the power and spectrum limitations promulgated by, for example, the FCC. Difficulties arise however in that a received signal may have a widely varying power level requiring precise compensation for factors contributing to disruptions and failed or suboptimal signal retransmission caused by interference and the like.

## SUMMARY OF THE INVENTION

[0011] Accordingly, in various exemplary and alternative exemplary embodiments, the present invention extends the coverage area in a wireless environment such as a WLAN environment, and, broadly speaking, in any time division duplex system including IEEE 802.16, IEEE 802.20 and TDS-CDMA, with a unique frequency detection and translation method. An exemplary WLAN frequency translating repeater allows two WLAN nodes or units to communicate by translating packets from a first frequency channel used by one device to a second frequency channel used by a second device. The direction of the conversion from channel 1 to channel 2, verses from channel 2 to Channel 1, is dependent upon real time configuration. The repeater may preferably monitor both channels for transmissions, and when a transmission on a channel is detected, the repeater is configured to translate the received signal to the other channel, where it is transmitted.

[0012] In a preferred embodiment, the signal received is detected on a first signal path and gain is applied on a second signal path. Further, the gain signal path preferably includes delay circuits to permit signal detection and gain setting to occur before the signal must be retransmitted. The gain is set based upon the detected receive power level to achieve a target transmit power level that is constant independent of the receive power level. However, the target power may be first determined or adjusted based upon criteria that includes one or more of the following: separation between receive and transmit frequencies, regulatory rule compliance, temperature, received power level, transmit power level and detected interference. A microprocessor with software, including calibration tables, is appropriate for performing the calculation of an appropriate gain set point, which fixes the target

output power. The details of this invention are described in detail in the figure descriptions that follow.

[0013] The preferred approach solves both the isolation issue, allowing a small inexpensive unit, and it solves the spontaneous transmission problem as it monitors and responds in reaction to the transmissions, with a constant output power at the transmitter. This output power may be different depending on the configuration of the repeater as determined by the microprocessor.

## BRIEF DESCRIPTION OF THE DRAWINGS

[0014] FIG. 1 is a diagram illustrating a WLAN including an exemplary repeater having automatic gain control in accordance with various exemplary embodiments.

[0015] FIG. 2 is a schematic drawing illustrating an exemplary gain control interface unit of Figure 1.

## DETAILED DESCRIPTION OF THE INVENTION

[0016] Referring now to FIG. 1, a wide area connection 101, which could be, for example, an Ethernet connection, a T1 line, a wideband wireless connection or any other electrical connection providing a data communications path, may be connected to a wireless gateway, or access point (AP) 100. The wireless gateway 100 sends RF signals, such as IEEE 802.11 packets or signals based upon Bluetooth, Hyperlan, or other wireless communication protocols, to client units 104, 105, which may be personal computers, personal digital assistants, or any other devices capable of communicating with other like devices through one of the above mentioned wireless protocols. Respective propagation, or RF, paths to each of the client units 104, 105 are shown as 102, 103.

[0017] While the signal carried over RF path 102 is of sufficient strength to maintain high-speed data packet communications between the client unit 104 and the wireless gateway 100, the signals carried over the RF path 103 and intended for the client unit 105 would be attenuated when passing through a structural barrier such as walls 106 or 107 to a point where few, if any, data packets are received in either direction if not for a wireless repeater 200, the structure and operation of which will now be described.

[0018] To enhance the coverage and/or communication data rate to the client unit 105, wireless repeater 200 receives packets transmitted on a first frequency channel 201 from the wireless gateway 100. The wireless repeater 200, which may be housed in an enclosure typically having dimensions of, for example, 2.5"x3.5"x.5", and which preferably is capable of being plugged into a standard electrical outlet and

operating on 110 V AC power, detects the presence of a packet on the first frequency channel 201, receives the packet and re-transmits the packet with more power on a second frequency channel 202. Unlike conventional WLAN operating protocols, the client unit 105 operates on the second frequency channel, even though the wireless gateway 100 operates on the first frequency channel. To perform the return packet operation, the wireless repeater 200 detects the presence of a transmitted packet on the second frequency channel 202 from the client unit 105, receives the packet on the second frequency channel 202, and re-transmits the packet on the first frequency channel 201. The wireless gateway 100 then receives the packet on the first frequency channel 201. In this way, the wireless repeater 200 is capable of simultaneously receiving and transmitting signals as well as extending the coverage and performance of the wireless gateway 100 to the client unit 105.

[0019] To address the difficulties posed by obstructions as described above and attendant attenuation of the signal strength along obstructed paths and thus to enhance the coverage and/or communication data rate to client unit 105, exemplary wireless repeater 200, as shown in FIG. 1, may be used to retransmit packets beyond a range limited by propagation path constraints through, for example, frequency translation. Packets transmitted on a first frequency channel 201 from AP 100 are received at repeater 200 and re-transmitted, preferably with a greater power level, on a second frequency channel 202. Client unit 105 preferably operates on second frequency channel 202 as if AP 100 were also operating on it, such as with no knowledge that AP 100 is really operating on first frequency channel 201 such that the frequency translation is transparent. To perform return packet operations, repeater unit 200 detects the presence of a transmitted return packet on second frequency channel 202

from client unit 105, and is preferably configured to receive the packet on second frequency channel 202, and to retransmit the data packet to, for example AP 100, on first frequency channel 201.

[0020] Wireless repeater 200 is preferably capable of receiving two different frequencies simultaneously, such as first frequency channel 201 and second frequency channel 202 determining which channel is carrying a signal associated with, for example, the transmission of a packet, translating from the original frequency channel to an alternative frequency channel and retransmitting the frequency translated version of the received signal on the alternative channel. Details of internal repeater operation may be found in co-pending PCT Application No. PCT/US03/16208.

[0021] Repeater 200 may thus receive and transmit packets at the same time on different frequency channels thereby extending the coverage and performance of the connection between AP 100 and client unit 105, and between peer-to-peer connections such as from one client unit to another client unit. When many units are isolated from one another, repeater unit 200 further acts as a wireless bridge allowing two different groups of units to communicate where optimum RF propagation and coverage or, in many cases, any RF propagation and coverage was not previously possible.

[0022] In accordance with various exemplary embodiments, repeater 200 is preferably configured to receive a signal and translate the frequency of the received signal with very little distortion or loss of the signal by properly controlling the gain of an exemplary transceiver section via Automatic Gain Control (AGC) circuitry 300

shown, for example, in FIG. 2. In a preferred embodiment, wireless repeater 200 shown is capable of receiving two different frequencies simultaneously, determining which one is present, translating the frequency of the one that is present to the other frequency and retransmitting a frequency translated version of the received signal.

[0023] In accordance with one preferred exemplary embodiment, AGC circuitry 300 utilizes RF delay and filter elements 307-310 to allow analog storage of an exemplary received waveform while signal detection and transmitter configuration takes place. It should be noted that signal detection may occur both prior to and during transit of signals in RF delay elements 307-310 providing time to perform system configuration. It should be noted that a detector power level is preferably used to set a gain value on a parallel signal path as part of the gain control operation.

[0024] Repeater AGC circuitry 300 further includes logarithmic amplifier 301 and 302, AGC control circuit 303 and 304, gain control element 305 and 306, which may preferably include variable gain or variable attenuator elements, and RF delay element 307-310 which may preferably include analog storage devices such as, for example, delay lines and/or band pass filters. Low pass filter 311 and 312, and analog to digital converter (ADC) 313 and 314 are further preferably used to accomplish gain control under the direction and control of, for example, microprocessor 315.

[0025] Since repeater 200, in accordance with various exemplary embodiments, is configured to simultaneously detect and process two different frequency signals, received signal 330 is split and propagated on two different RF paths, for example, using RF splitter 316. Likewise, because the two different frequency paths must be

delayed and controlled separately, each signal path is further split by, for example, IF Splitters 317 and 318. One of the split signal outputs from IF Splitter 317 is preferably coupled to logarithmic amplifiers 301 and the other split signal output is preferably coupled to gain control elements 305. Likewise, one of the split signal outputs from IF Splitter 318 is preferably coupled to logarithmic amplifiers 302 and the other split signal output is preferably coupled to gain control elements 306. The output of logarithmic amplifiers 301 is fed to AGC control circuit 303 and low pass filter 311. Likewise, the output of logarithmic amplifiers 302 is fed to AGC control circuit 304 and low pass filter 312. It should be noted that while logarithmic amplifiers 301 and 302 preferably provide an output voltage proportional to the logarithm of the power of received signal 330, tracking the envelope thereof, other devices known to those of ordinary skill in the art may also be used to track the envelope or samples of the envelope directly or proportionately.

[0026] The basic operation of components along the detection path of received signal 330 such as, for example, low pass filters 311 and 312, analog-to-digital converters (ADC) 313 and 314, and processor 315 for example, would be readily apparent to those of ordinary skill in the art and thus a detailed review of the basic operation thereof is omitted, such operation is disclosed in detail in commonly assigned co-pending PCT Patent Application No. PCT/US03/16208. However it should be briefly noted that processor 315 preferably detects the presence of an IF signal on detection paths DET1 331 and DET2 332. As described in the above identified co-pending application, signal detection may be based on the signal level exceeding a threshold using, for example, analog or digital signal comparison implements in processor 315, or could be performed by other means well known to

those of ordinary skill in the art. Once the signal is detected, gain control is applied to the signal using for example, AGC control circuits 303 and 304 on IF path IF1 333 or IF2 334 respectively, depending on the channel.

[0027] With reference still to FIG. 2 of the drawings, gain control is applied to signals on IF paths IF1 333 and IF2 334 using AGC control circuits 303 and 304 which circuits provide, *inter alia*, filtering of the analog voltage at the output of, for example, logarithmic amplifiers 301 and 302, any DC offset adjustment which may be necessary, AGC set point reference and control, level shifting/scaling, any required polarity reversal, and the like as would be appreciated by one of ordinary skill in the art. The output of AGC control circuits 303 and 304 are fed to gain control elements 305 and 306 which may provide either adjustable gain or adjustable attenuation of received signal 330 based on a value associated with, for example, the desired transmitter output power. It should be noted that AGC control circuits 303 and 304 may be one of a variety of gain control circuits, devices, or the like, as would be well known to those of ordinary skill in the art.

[0028] As an example of gain control in accordance with various exemplary embodiments, a variable attenuator could be used for gain control element 305 under the following conditions: desired output power +15dBm, received signal power -80dBm, total transceiver losses 65dB, total transceiver gains 165dB.

[0029] Under these conditions, a variable attenuator associated with, for example, gain control element 305, should be set according to the relation: Rx Signal Power - Desired Output Power + Total Gains - Total Losses, thus the attenuation would be -

80dBm – 15dBm +165dB – 65dB resulting in 5dB of attenuation. It will be appreciated that a voltage may be calculated and applied to the gain control element 305, for example, by AGC control circuit 303 resulting in the desired 5dB attenuation setting. It should also be noted that while ACG control circuit 303 and gain control element 305 are described herein, the above description applies to the operation of AGC control circuit 304 and gain control element 306.

[0030] Thus receive signal 330 in order to be retransmitted in accordance with various exemplary embodiments, and in accordance with the present example, is preferably output from gain control element 305 and delayed via Surface Acoustic Wave (SAW) filters 308 and 310. It will be appreciated that the delay introduced by SAW filters 308 and 310 acts to essentially store the analog waveform while AGC and signal detection processes, for example as described above, are carried out, meaning that detection and gain control setting are preferably completed during the propagation interval of the signal.

[0031] In accordance with various exemplary and preferred exemplary embodiments, RF delays are imposed through SAW filters 307-310 enabling analog signal storage and channel selection, jammer suppression, and a feed-forward variable gain control path. AGC control circuits 303 and 304 and gain control elements 305 and 306 may be biased or otherwise set under control of for example processor 315, which is preferably a micro-processor, such as a general purpose processor, dedicated processor, signal processing processor, or the like as would be understood by one of ordinary skill in the art. Further, set points may be obtained by processor 315 from a look up table or the like depending on which channel received signal 330 is received

on and which channel is selected for signal retransmission. It should be noted that different bands have different transmit power limitations in different countries, thus the selection of gain set points may be driven by several factors resulting from the need to meet FCC requirements and related specifications for the desired band such as spectral re-growth and Effective Isotropic Radiated Power (EIRP).

[0032] After detection and setting of the gain control, IF Switch 319 and LO Switch 320 are preferably set to retransmit received signal 330 at a different frequency without significantly cutting off the waveform preamble. It is important to note that detection and power sensing, for example, as described above, is preferably performed on detector paths DET1 331 and DET2 332, but actual gain control may be applied the on IF paths IF1 333 and IF2 334. More specifically referring again to FIG. 2, outputs from the logarithmic amplifiers 301 and 302 are fed to AGC control circuits 303 and 304 which circuits are making adjustments either as variable gain or attenuation with regard to gain control elements 305 and 306.

[0033] One factor in determining a sequence of signal detection and gain control is the effect caused by splitting the output voltage from logarithmic amplifiers 301 and 302 into a signal detection path and a gain control path, each having potentially two different filter bandwidths. As can be noted from FIG. 2, the gain control path is the path to AGC control circuits 303 and 304, while the signal detection path is the path leading to low pass filters 311 and 312, as previously described. Thus, if desired, the AGC control values and the signal detection filter bandwidth could be set differently. For example, the AGC control loop could be set to react very quickly to the incoming power envelop while signal detection, as carried out, for example, in ADC 313 and

314 and processor 315, could be configured to react more slowly. As a result, received signal 330 propagating in gain control elements 305 and 306 can be tracked very accurately while the portion of received signal 330 propagating in ADC 313 and 314 and processor 315 may track more slowly, but with more detection process gain.

[0034] It should be noted that in accordance with various exemplary and preferred exemplary embodiments, two separate detectors are used for performing detection of the presence of received signal 330 and for detection of the power level thereof in order to set gain. Thus, since signal detection may occur more slowly than AGC as described, different signal detection and AGC filter bandwidths may be used beneficially, allowing variable control elements associated with AGC such as gain control elements 305 and 306 to have a faster or slower response than the output of filters 311 and 312.

[0035] Another factor in controlling gain is the relative distance between the receive and transmit channels. Specifically, depending on the distance therebetween, the target output power or set point from the gain control elements 305 and 306 can be different to the extent that additional performance may be gained when the receive and transmit channels are further apart in frequency. Gain values may be increased in gain control elements 305 and 306 while continuing to meet performance requirements. Further, AGC control circuits 303 and 304 may be programmed to increase power based on the frequency difference or, alternatively, processor 315 may be programmed to control AGC control circuits 303 and 304 based on frequency separation. Adjusting set points based on frequency separation may further include

applying more filtering to any leakage signals picked up by a receiver to avoid self interference.

[0036] A factor affecting the choice of which channels to operate on during initial repeater power up may be influenced by choosing repeating channels based on the ability to transmit more power in different FCC bands or bands controlled by other regulatory bodies. For example, in the U-NII bands for operation in the United States, the maximum allowable transmit power for CH36-48 is 50mW, for CH52-64 is 250mW, and for CH149 – 161 is 1W. Therefore it is possible to receive a signal in on a channel associated with one of the lower power bands and choose a channel on a different band allowing higher transmit power, thereby allowing a higher AGC set point. Thus the set points for a translation, say from F1 to F2 and F2 to F1 would be different. The decision of which channels to select is preferably pre-programmed during manufacturing, or, alternatively could be programmed in the field, in, for example, AGC control circuits 303 and 304 or processor 315.

[0037] In accordance with other aspects of the present invention, gain control may require AGC calibration during initial manufacturing. Calibration may be desirable to allow the use of lower tolerance parts thus reducing cost. Calibration may further provide for accuracy required for regional or band specific power settings. Accordingly, calibration may include setting up circuits and devices in accordance with one or more of the following; regional regulatory rules, frequency channel, received power level, transmit power level, temperature, and the like. In accordance with various exemplary and preferred exemplary embodiments, repeater 200 using, for example, processor 315, may store calibration tables and the like and be

configured, for example through the use of software, programs, instructions or the like, to pass specific calibration values to AGC control circuits 305 and 306. Processor 315 would preferably utilize a digital to analog conversion process to control the set point.

[0038] As mentioned above, different detector outputs may be used for AGC and signal detection. Signal detection may be performed in an analog only configuration using, for example, a threshold comparator under the control of processor 315 which may be configured to actively control, for example, an analog reference voltage a threshold comparator uses to make the detection decision. Alternatively, received signal 330 may be digitized and a detection decision made, for example, in processor 315. Once concern related to using a digital path and processor 315 includes delay associated with, for example, digital sampling and decision making instructions in a processor 315.

[0039] In accordance with various alternative exemplary embodiments an analog comparator (not shown) having a threshold controlled by processor 315 may be used. Such a configuration could be equipped with a digital override to allow for a fast initial decision, converging to a slower more accurate and controllable decision using software, programs, instructions, and the like readable and executable by processor 315. For example, if an interferer is detected, and processor 315 recognizes that the packet duration is longer than the wireless protocol will allow, AGC control circuits 303 and 304 and/or detector could be turned off by processor 315 to prevent signal transmission. Thus the normal AGC setting may be directly controlled and

overridden. Such control is further useful in situations including when a system feed-back oscillation is detected.

[0040] One of ordinary skill in the art will recognize that various techniques can be utilized to determine AGC set points as well as different signal detector configurations in the present invention. Additionally, various components, such as the gain control elements 305 and 306, AGC gain control 303 and 304, functionality of processor 315 and other elements could be combined into a single integrated device. Other changes and alterations to specific components, and the interconnections thereof, can be made by one of ordinary skill in the art without deviating from the scope and spirit of the present invention.

[0041] The invention has been described in detail with particular references to presently preferred embodiments thereof, but it will be understood that variations and modifications can be effected within the spirit and scope of the invention.

## CLAIMS

What is claimed is:

1. A frequency translating repeater for use in a time division duplexing (TDD) radio protocol system, the frequency translating repeater comprising:
  - a detector circuit configured to detect if a signal is present on one of two frequency channels associated with the frequency translating repeater;
  - a frequency translator configured to change a frequency channel associated with the signal from the one of the two frequency channels to an other of the two frequency channels; and
  - a delay circuit configured to add a delay to the signal to compensate for a signal detection interval and a transmitter configuration interval.
2. The frequency translating repeater according to claim 1, wherein the delay circuit includes an analog storage device.
3. The frequency translating repeater according to claim 1, wherein the delay circuit includes at least one surface acoustic wave filter configured for one or more of: analog signal storage and channel selection.
4. The frequency translating repeater according to claim 1, wherein the detector circuit includes a processor.
5. The frequency translating repeater according to claim 4, wherein the detector circuit further includes an analog detection circuit.

6. The frequency translating repeater according to claim 1, further comprising a gain control circuit having one of a gain value and an attenuation value associated therewith.

7. The frequency translating repeater according to claim 6, wherein:  
the detector is further for detecting a received signal strength of the signal, and  
the gain control circuit is further for using the received signal strength of the signal to adjust a gain value of the signal.

8. The frequency translating repeater according to claim 7, wherein the gain control circuit is further for controlling at least one of the gain value and the attenuation value based on a predetermined criteria to achieve a specific signal transmit output power.

9. The frequency translating repeater according to claim 8, wherein the predetermined criteria is for modifying the specific signal transmit output power and includes at least one of the following: frequency separation between a receive frequency and a transmit frequency, a regulatory rule, a temperature, a received power level, a transmit power level, and a detected interference level.

10. The frequency translating repeater according to claim 8, wherein the processor further includes a memory and wherein the predetermined criteria are stored in the memory.

11. A frequency translating repeater for use in a time division duplexing (TDD) radio protocol system, the frequency translating repeater comprising:

- a detector circuit configured to detect if a signal is present on one of two frequency channels associated with the frequency translating repeater and to detect a received detected signal power of the signal;
- a frequency translator configured to change a frequency channel associated with the signal from the one of the two frequency channels to an other of the two frequency channels;
- a delay circuit configured to add a delay to the signal to compensate for a signal detection interval and a transmitter configuration interval; and
- a gain control circuit configured to adjust a gain value of the signal at least in part based on the received detected signal power detected by the detector circuit.

12. The frequency translating repeater according to claim 11, wherein the gain control circuit is further configured to adjust the gain value based at least in part on criteria including which of the one of the two frequency channels the signal is received on, and which of the other of the two frequency channels is changed to.

13. The frequency translating repeater according to claim 12, wherein the criteria further includes at least one of a regulatory rule for transmission, an operating temperature, and frequency separation between receive and transmit frequencies.

14. The frequency translating repeater according to claim 11, wherein the criteria further includes a distance between a receive frequency and a transmit frequency, and

wherein the automatic gain control circuit is further configured to apply more filtering to the signal based on the distance.

15. A frequency translating repeater for use in a time division duplexing (TDD) radio protocol system, the frequency translating repeater comprising:

a detector circuit configured to detect if a signal is present on one of two frequency channels associated with the frequency translating repeater;

a frequency converter configured to convert the signal from a radio frequency (RF) signal to an intermediate frequency (IF) signal;

a frequency translator configured to change a frequency channel associated with the IF signal from the one of the two frequency channels to an other of the two frequency channels;

a delay circuit configured to add a delay to the IF signal to compensate for a signal detection interval and a transmitter configuration interval; and

a gain control circuit configured to adjust a gain value of the IF signal.

16. The frequency translating repeater according to claim 15, wherein the gain control circuit is further configured to adjust the gain value of the IF signal at least in part based on a received detected signal power detected by the detector circuit.

17. The frequency translating repeater according to claim 15, wherein the detector circuit and the gain control circuit are located respectively on a first and a second signal path.

18. The frequency translating repeater according to claim 17, wherein the detector circuit includes a logarithmic amplifier and wherein the output of the logarithmic amplifier is coupled to the gain control circuit for control thereof.
19. The frequency translating repeater according to claim 18, wherein the detector circuit and the automatic gain control circuit each have different bandwidths.
20. The frequency translating repeater according to claim 19, wherein the automatic gain control circuit includes a processor and a memory storing a predetermined criteria and wherein the processor is configured to use the predetermined criteria to establish an offset gain value of the IF signal, resulting at least in part in a transmitter target output power independent of the detected receive power of the signal as detected by the detector circuit.
21. The frequency translating repeater according to claim 20, wherein processor is further configured to:
  - convert the output of the logarithmic amplifier to a digital signal; and
  - establish the gain value of the IF signal using the digital signal.
22. A method for frequency translation in a frequency translating repeater for use in a time division duplexing (TDD) radio protocol system, the method comprising:
  - a detecting if a signal is present on one of two frequency channels associated with the frequency translating repeater;
  - changing a frequency channel associated with the signal from the one of the two frequency channels to an other of the two frequency channels; and

adding a delay to the signal to equivalent to a signal detection interval and a transmitter configuration interval.

23. The method according to claim 22, wherein the adding the delay includes delaying the signal in an analog storage device.

24. The method according to claim 22, wherein the adding the delay includes at delaying the signal in at least one surface acoustic wave filter configured for one or more of: analog signal storage and channel selection.

25. The method according to claim 24, wherein the detecting includes detecting in an analog detection circuit.

26. The method according to claim 21, further comprising setting a gain associated with the signal.

27. The method according to claim 26, wherein the setting the gain further includes setting the gain in part based on a predetermined criteria.

28. The method according to claim 27, wherein the predetermined criteria includes at least one of the following: a distance between a receive frequency and a transmit frequency, a regulatory rule, a temperature, a received power level, a transmit power level, and a detected interference level.

29. The method according to claim 28, further comprising storing the predetermined criteria in a memory.

30. A method for frequency translation in a frequency translating repeater for use in a time division duplexing (TDD) radio protocol system, the method comprising:

detecting if a signal is present on one of two frequency channels associated with the frequency translating repeater;

changing a frequency channel associated with the signal from the one of the two frequency channels to an other of the two frequency channels;

adding a delay to the signal to compensate for a signal detection interval and a transmitter configuration interval; and

adjusting a gain value of the signal in part based on a detected receive power level of the signal.

31. The method according to claim 30, wherein the adjusting the gain value is based on a criteria including which of the one of the two frequency channels the signal is received on, and which of the other of the two frequency channels is changed to.

32. The method according to claim 30, wherein the criteria further includes a regulatory rule for transmission.

33. The method according to claim 31, wherein the criteria further includes frequency separation between a receive frequency and a transmit frequency.

34. A method for frequency translation in a frequency translating repeater for use in a time division duplexing (TDD) radio protocol system, the method comprising:

detecting if a signal is present on one of two frequency channels associated with the frequency translating repeater and, if so, a receive power level of the signal;

converting the signal from a radio frequency (RF) signal to an intermediate frequency (IF) signal;

changing a frequency channel associated with the IF signal from the one of the two frequency channels to an other of the two frequency channels;

adding a delay to the IF signal to compensate for a signal detection interval and a transmitter configuration interval; and

adjusting a gain value of the IF signal based at least in part on the detected receive power level of the signal.

35. The method according to claim 34, wherein the detecting and the adjusting are performed respectively on a first and a second signal path.

36. The method according to claim 35, wherein the detecting further includes generating a logarithmic signal from the signal and using the logarithmic signal for the adjusting.

37. The method according to claim 36, wherein the adjusting further includes using a predetermined criteria the adjusting the gain value of the IF signal.

38. The method according to claim 19, wherein the generating further includes converting the logarithmic signal to a digital signal; and wherein the adjusting further adjusting the gain value of the IF signal using the digital signal.

39. A frequency translating repeater for use in a time division duplexing communication system, the frequency translating repeater comprising:

at least two receivers capable of receiving transmissions on at least first and second frequency channels;

at least one transmitter capable of transmitting on the first frequency channel;

at least one transmitter capable of transmitting on the second frequency channel;

a detector circuit configured to detect if a signal is present on one of two frequency channels associated with the frequency translating repeater and for detecting a receive power level of the signal;

a frequency translator configured to change a frequency channel associated with the signal from an initial one of the first and second frequency channels to a subsequent one of the first and second frequency channels;

a microprocessor capable of configuring the first and second frequency channels based on pre-determined parameters stored therein, wherein

configuration of a specific frequency for at least one of the first and second frequency channels is based on the pre-determined parameters, and

the pre-determined parameters include at least one of the following: regulatory transmitter power limitations, regulatory out-of-band emissions limitations, and frequency separation between the first and second frequency channels.

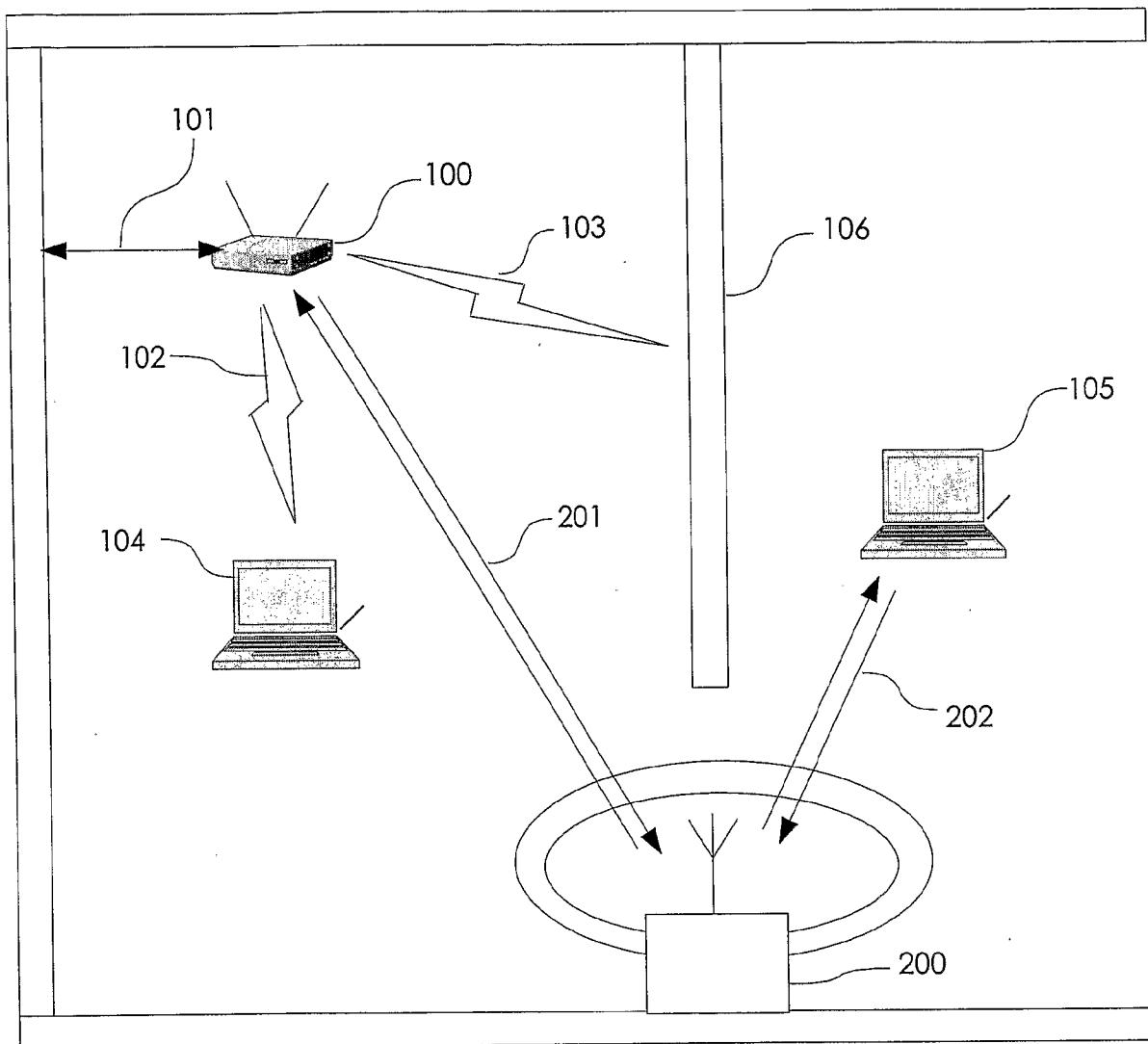


FIG. 1

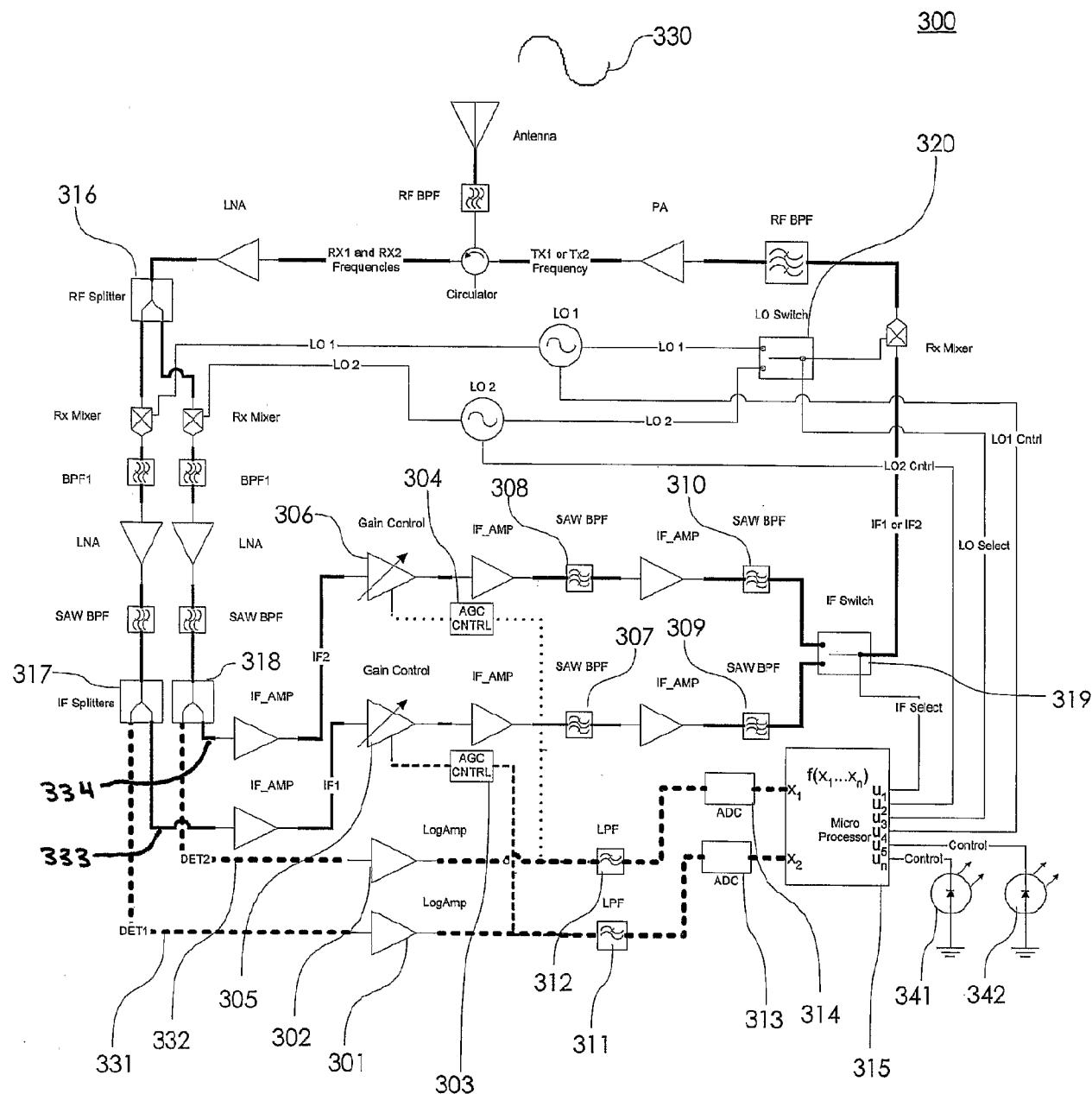


FIG. 2

# INTERNATIONAL SEARCH REPORT

International application No.

PCT/US03/29130

## A. CLASSIFICATION OF SUBJECT MATTER

IPC(7) : H04B 7/15  
US CL : 455/11.1, 127.1, 127.2, 136, 138

According to International Patent Classification (IPC) or to both national classification and IPC

## B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)  
U.S. : 455/11.1, 127.1, 127.2, 136, 138

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

## C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category *	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	US 6,404,775 B1 (LESLIE et al) 11 June 2002, see entire document.	1-39
A	US 5,726,980 A (RICKARD) 10 March 1998, see entire document.	1-39
A	US 2002/0109585 A1 (SANDERSON) 15 August 2002, see entire document.	1-39
A	US 2003/0185163 A1 (BERTONIS et al) 02 October 2003, see entire document.	1-39

Further documents are listed in the continuation of Box C.

See patent family annex.

*	Special categories of cited documents:	"T"	later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
"A"	document defining the general state of the art which is not considered to be of particular relevance	"X"	document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
"E"	earlier application or patent published on or after the international filing date	"Y"	document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
"L"	document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)	"&"	document member of the same patent family
"O"	document referring to an oral disclosure, use, exhibition or other means		
"P"	document published prior to the international filing date but later than the priority date claimed		

Date of the actual completion of the international search

07 January 2004 (07.01.2004)

Date of mailing of the international search report

21 JAN 2004

Name and mailing address of the ISA/US

Mail Stop PCT, Attn: ISA/US  
Commissioner for Patents  
P.O. Box 1450  
Alexandria, Virginia 22313-1450  
Facsimile No. (703)305-3230

Authorized officer

Eitan Orgad

Telephone No. 703-305-4223